



Mühendislik ve Mimarlık Fakültesi
Elektrik ve Elektronik Mühendisliği

YEDİLİ GÖSTERGE SÜRÜCÜ TASARIMI

VLSI PROJE TESLİMİ

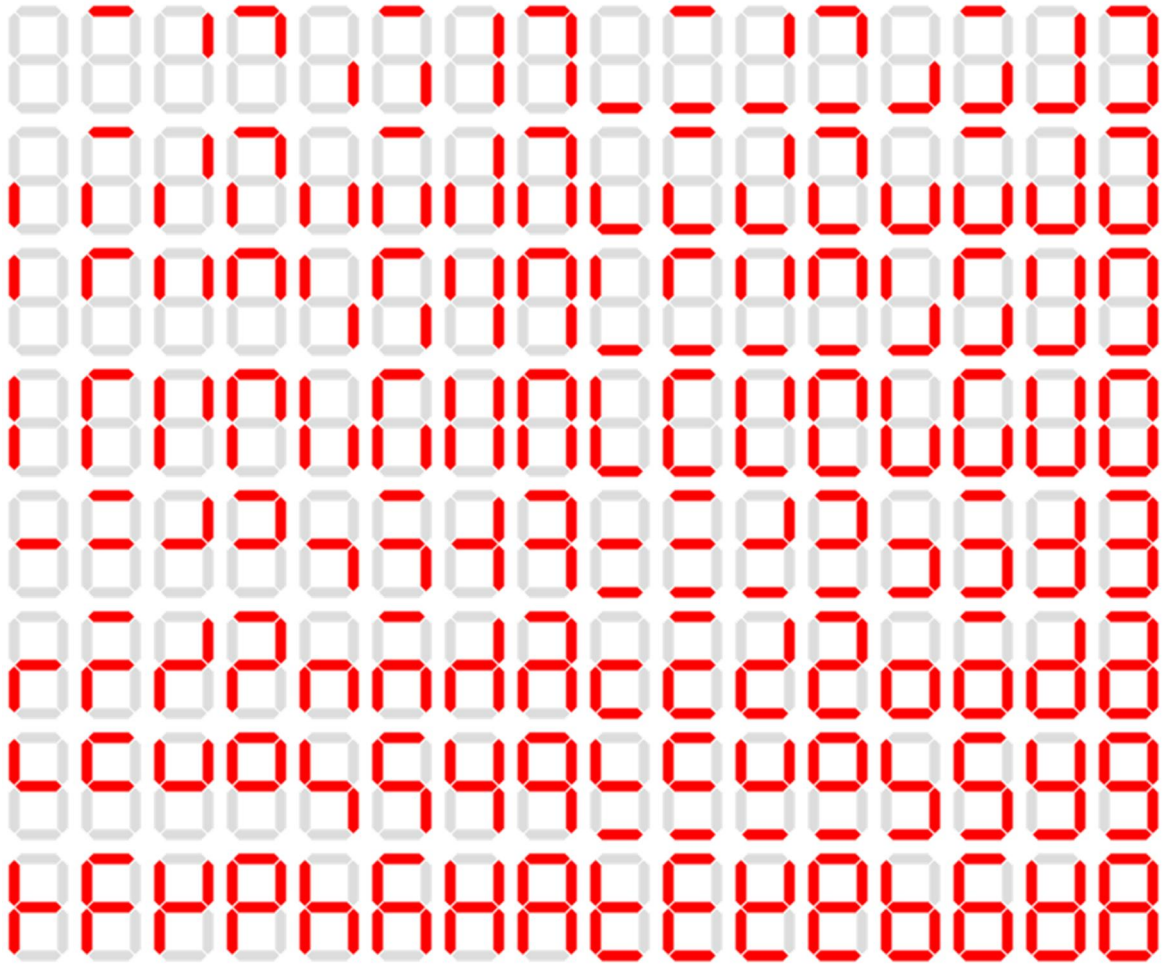
ONUR YOLAL

091903040

İÇİNDEKİLER

| | |
|------------------------------------------------|----|
| 1.1. Giriş..... | 3 |
| 1.2. Şerit Işıklar..... | 5 |
| 2. Yedili Gösterge Sürücü Devre Tasarımları... | 6 |
| 3.1. Ortak Katotlu Yedili Gösterge..... | 11 |
| 3.2. Şematik Çizim ve Analiz..... | 12 |
| 3.3. Karşılaşılan Sorunların Çözülmesi..... | 20 |
| 4. Layout Çizimi ve Analiz..... | 21 |
| 5. Sonuç..... | 34 |
| 6. Teşekkür..... | 35 |
| 7. Ek 1 (Datasheet)..... | 36 |

1.1. Giriş

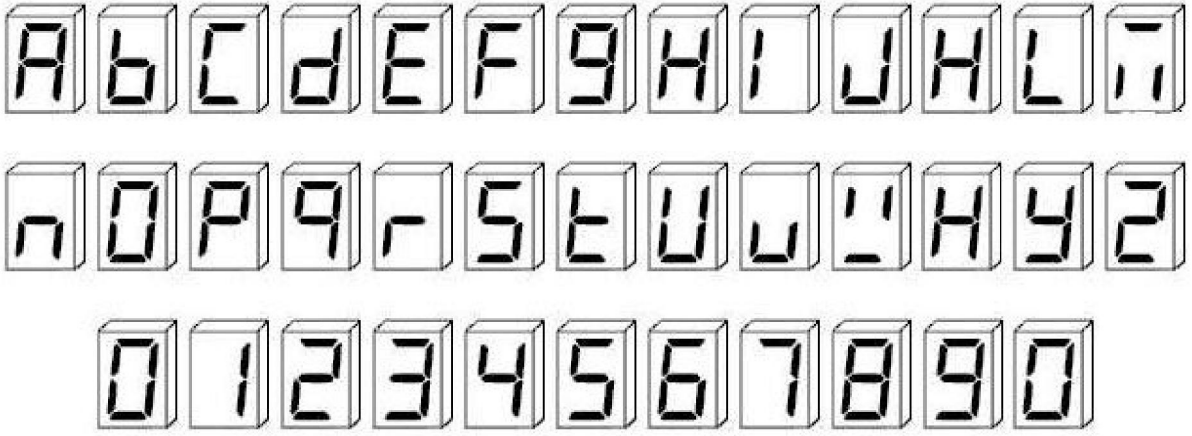


Şekil 1: Yedili göstergedeki olasılıklar

Asansöre binmek istediğinizde asansör kabininin hangi katta olduğunu öğrenebilmemiz için yedili göstergenin yerleşik bulunduğu panelde bazı konumlarda şerit ışıklar göreceğiz ve bu şerit ışıkların anlamlı olarak okunabildiğini fark edeceğiz. Bu anlamlı ve okunabilen şerit ışıklar ile sıfır sayısından dokuz sayısına (onluk sayı sisteminde) kadar olan sayılar yansıtılabilir. Eğer bina dokuz kattan daha fazla kat sayısına sahipse başka bir yedili göstergelyi ekleyerek doksandokuz sayısına kadar anlamlı ve okunabilen şerit ışıklar yazdırabiliriz.

Şekil 1’de yedili göstergenin tekli kullanılması halinde meydana gelebilecek tüm olasılıklar listelenmiştir. Bu olasılık hesabını matematiksel olarak yapmak istersek $2^7=128$ olarak hesaplayabiliriz. Şeridin yanması veya yanmaması iki durum oluşturur. Bu durumlar

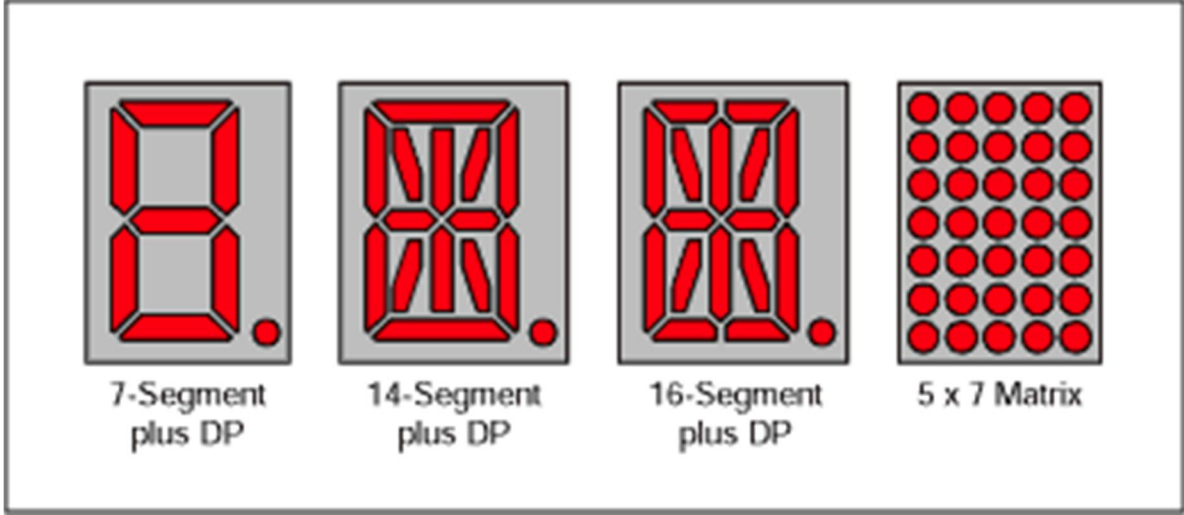
yedili göstergede nokta yapısı bulunmadığında 7 farklı yerde bulunabilir. 128 farklı olasılık bize anlamlı olarak 10 sayıyı onluk sayı tabanının gösterir. Bunlar: 0, 1, 2, 3, 4, 5, 6, 7, 8 ve 9'dur. Benzer şekilde 16'lık sayı tabanında 9 sayısından sonra 10 sayısını ifade edebilmek için A, B, C, D, E ve F harflerinden faydalanılmaktadır. Yedili gösterge sayesinde latin alfabesine ait harflerin tümü şekil 2'deki gibi bir kabul sistemi geliştirilerek ifade edilmektedir.



Şekil 2: Yedili göstergeden okunabilen latin alfabesi ve anlamlı sayılar

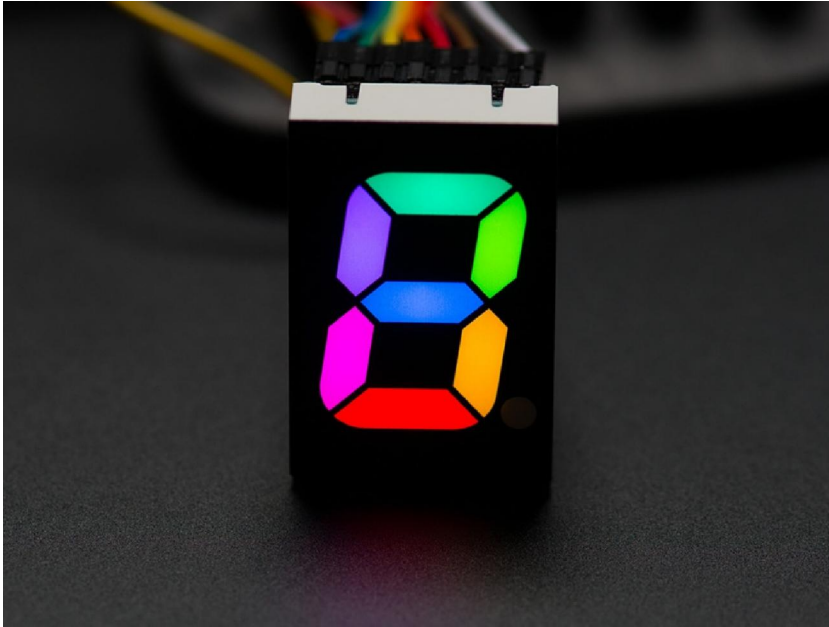
Şekil 2'deki ilk altı harf aynı zamanda 16'lık sayı sisteminde 10, 11, 12, 13, 14 ve 15 sayılarını ifade etmek için kullanılır. Göstergeden okunan değerler genel olarak kabul görmüş ve tüm ülkelerde aynı şekilde yapılmaktadır.

Yedili göstergelerin haricinde çok bilinen diğer yapılar olan ondörtlü, onaltılı, otuzbeşli yapılar da tasarlanabilmektedir. Şekil 3'te bu yapıların tasarım şekilleri görüntülenmektedir. Yedili gösterge tasarımında şekil 2'de de görüldüğü gibi bazı karışıklıklar olabilir. Örneğin alfabedeki H, K ve V harflerini ifade ederken H harfi kullanılmak zorunda kalmıştır. Bu sorunu ortadan kaldırmak için gelişmiş gösterge tasarımları yapılmıştır. 14'lü ve 16'lı göstergeler gibi.



Şekil 3: Diğer gösterge tipleri tasarımları

Göstergelerde birçok renkte şeritler yer alabilir. Fabrikalarda üretilen ve piyasalardan kolaylıkla temin edilebilen en bilinen renk kırmızıdır. Bunun sebebi kırmızı ışığın dalga boyu ile ilgili olup insanlar tarafından kolaylıkla algılanabilen bir renk olması ile ilgilidir. Şekil 4'te farklı renklerin bir araya geldiği şerit ışık yapısı görülmektedir.



Şekil 4: Farklı renkler içeren yedili gösterge yapısı

1.2. Şerit Işıklar

Yedili göstergelerde ve diğer gösterge tiplerinde kırmızı rengi veren yapı ışık yayan diyotlar tarafından gerçekleştirilmektedir. Genel

olarak diyotlar yarı-iletken malzemelerden üretilmektedir. 1920'li yıllarda basit bir prototip Rusya'da üretilmiştir. Başlangıçta yalnızca zayıf kuvvetli kırmızı ışık verebiliyorlardı. Günümüzde görünür ışık, morötesi, kızılötesi, lazer ışık gibi çeşitli dalga boylarında ve yüksek parlaklıkta ışık verebiliyorlar. Düşük enerji tüketimi, uzun ömürleri, hızlı anahtarlama yapılabilmesi, sağlam ve küçülebilen boyutlarda olması büyük bir avantaj sağlamaktadır. Şekil 5'te devre şeması görülen ışık yayan diyot LED görülmektedir. Kırmızı LED 2.20 volt gerilime ulaştığında ışık yaymaya başlarken yeşil renk için 3.30 volt, mavi ve beyaz LED'ler için 2.40 volt gereksinim duyulmaktadır.

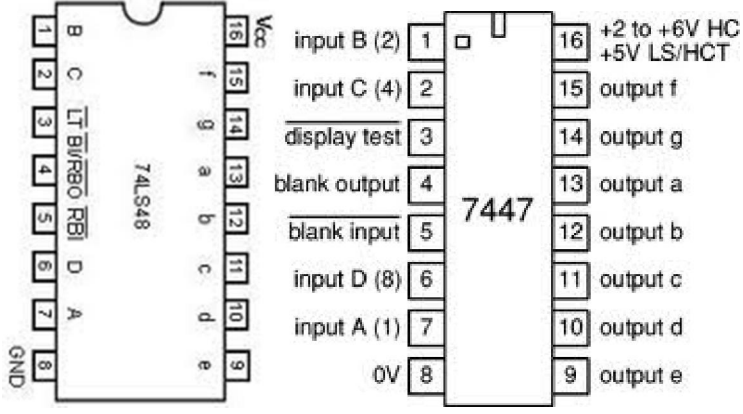


Şekil 5: Işık yayan diyodun devre şeması

Şekil 5'te görüldüğü şekliyle koyu siyah dolgulu yapı olan LED'tir. Sol ucuna anot sağ ucuna katot denilmektedir. Göstergelerin sürücülerinde ortak katotlu ve ortak anotlu yapılar bulunmaktadır. Bu yapılar ihtiyaca göre şekillenmektedir.

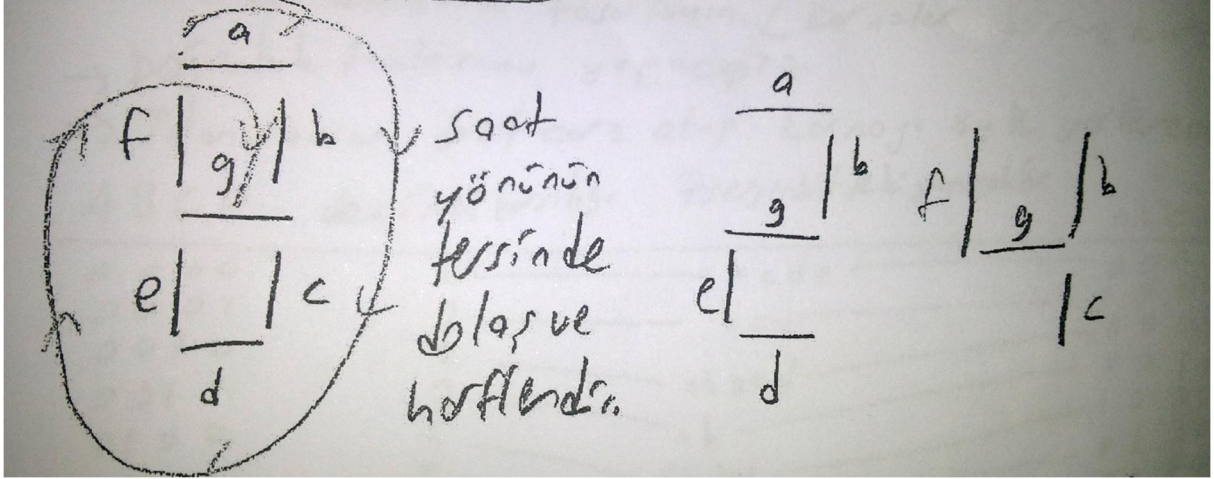
2. Yedili Gösterge Sürücü Devre Tasarımları

Fabrikalarda farklı yapıda göstergeler üretildiği gibi göstergeleri ihtiyaca göre çalıştıran devre tasarımları da yapılmaktadır. Örneğin gösterge üzerindeki LED şeritlerinin çalışıp çalışmadığını test eden yapı, LED şeridin parlaklık kontrolünü yapan yapı ve gücün minimuma çekildiğinde yapının çalışıp çalışmayacağını testinin yapıldığı yapılar gibi yapılar da kontrol amaçlı olarak kullanılabilir. Şekil 6'da ortak katotlu yedili göstergenin sürücü devresi 7448 ve ortak anotlu yedili göstergenin sürücü devresi 7447 entegresi yer almaktadır.



Şekil 6: Ortak anotlu ve katotlu gösterge sürücü entegreleri

Bu çalışmamızda 4511 numaralı yedili gösterge sürücü devre tasarımı gerçekleştirilmiştir. 4511 entegresi ortak katotlu, tekli ve noktasız yedili göstergeyi sadece dört giriş ile kontrol edebilen bir entegredir. Bu entegrenin çıkış uçlarına bağlanan gösterge uçları ile istenilen anlamlı rakamlar yansıtılmaktadır. Şekil 7’de ortak katotlu bir göstergede harflendirme yer almaktadır.



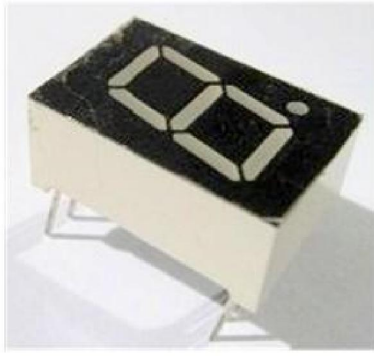
Şekil 7: Göstergenin konumsal harflendirmesi

4511 entegresinin şekil 7’deki harfsel olarak konumlandırılmış LED şeritlerini enerjilendirir ve anlamlı hale getirilip okunulmasını sağlar. Hangi lojik seviyesinin uygulandığında hangi sayıyı yedili göstergede oluşturacağına dair doğruluk tablosu şekil 8’de gösterilmektedir.

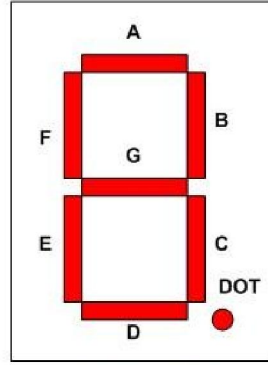
| A | B | C | D | SAYI | a | b | c | d | e | f | g | OLUŞAN SAYI |
|---|---|---|---|------|---|---|---|---|---|---|---|-------------|
| 0 | 0 | 0 | 0 | 0 | | | | | | | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 | 0 | | | 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 2 | | | 0 | | | 0 | | 2 |
| 0 | 0 | 1 | 1 | 3 | | | | | 0 | 0 | | 3 |
| 0 | 1 | 0 | 0 | 4 | 0 | | | 0 | 0 | | | 4 |
| 0 | 1 | 0 | 1 | 5 | | 0 | | | 0 | | | 5 |
| 0 | 1 | 1 | 0 | 6 | x | 0 | | | | | | 6 |
| 0 | 1 | 1 | 1 | 7 | | | | 0 | 0 | 0 | | 7 |
| 1 | 0 | 0 | 0 | 8 | | | | | | | | 8 |
| 1 | 0 | 0 | 1 | 9 | | | | x | 0 | | | 9 |

Şekil 8: Yedili gösterge için doğruluk tablosu ve ekran çıktısı

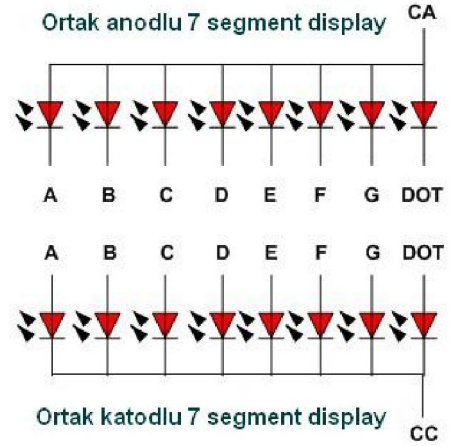
Ortak anotlu ve ortak katotlu gösterge tasarımları yapılarak göstergenizin yüksek gerilim seviyesinde veya düşük gerilim seviyesinde çalışmasını sağlayabilirsiniz. Şekil 9’da ortak anotlu ve ortak katotlu LED tasarımlarının aslında nasıl bağlantılı olduğunu görebiliriz.



7 segment display

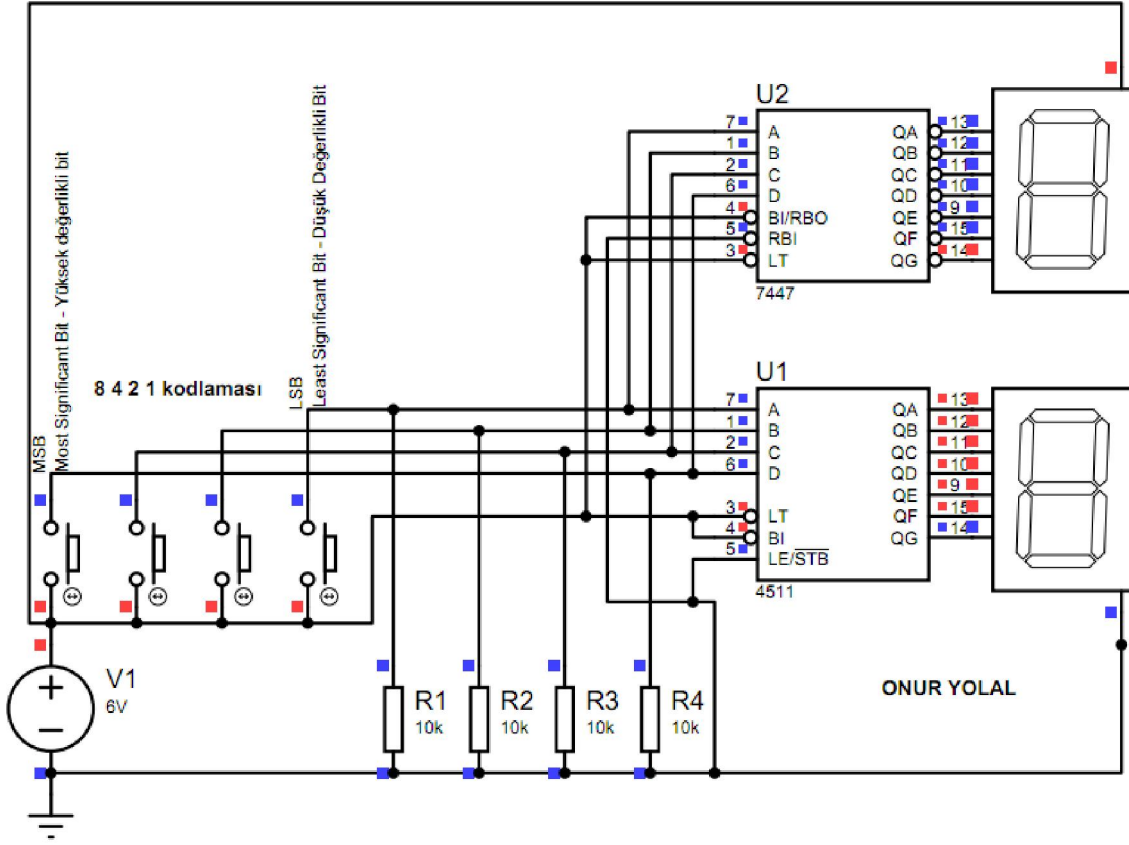


Segment isimleri



Şekil 9: Ortak anotlu ve ortak katotlu gösterge iç yapısı

Bu çalışmamızda ortak katotlu yedili gösterge yapısı kullanılmıştır. Burada amaçlanan şey göstergenin pozitif gerilim seviyesinde çalışmasının sağlanmasıdır. Ortak anotlu yapı kullanılsaydı göstergeyi sürdürebilmek için yüksek gerilim değeri yerine düşük gerilim seviyesine ihtiyaç duyulacaktı. Şekil 10'da 4511 entegresi ile kurulmuş ortak katotlu yedili göstergenin sürüldüğü (çalıştırıldığı) devre şeması yer almaktadır. Bu devre tasarımına göre elimizde malzeme olarak ortak anotlu yedili gösterge varsa bu göstergeyi anlamlı sayılar ile onluk sayı tabanında çalıştırabilmek için 7447 entegresinin bağlantı şekli şekil 10'da sağ üstteki gibi olmalıdır. Eğer elimizde ortak katotlu yedili gösterge varsa bu göstergeyi anlamlı sayılar ile onluk sayı tabanında çalıştırabilmek için 4511 entegresinin bağlantı şekli şekil 10'da sağ alttaki gibi olmalıdır. Biz bu devre şeması ile hem ortak katotlu hem de ortak anotlu yedili göstergeyi anlamlı bir sayı okunabilecek şekilde sürüyor ve çalıştırıyoruz. Devrenin çalışması için 5 voltluk bir gerilim seviyesi yeterli olabilmektedir. Göstergelerden daha parlak bir okuma istersek 9 voltluk gerilim kaynağı da kullanılabilir. Devrede yer alan 10 k Ω luk dirençlerin üzerine düşen gerilim meydana gelen akımın üzerinden akmasını sağlayarak devreyi tamamlar. 8-4-2-1 yazılı düğmeler ile göstergede okunması istenilen sayı ayarlanmaktadır.



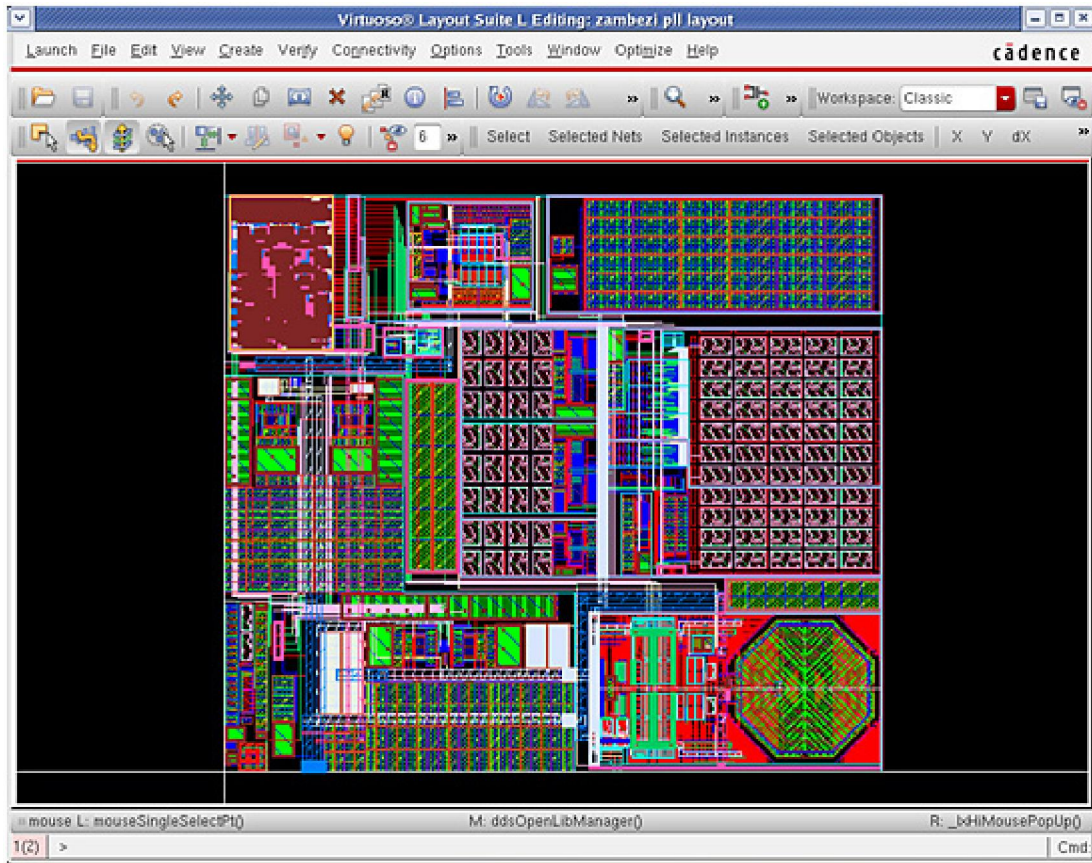
Şekil 10: 4511 ortak katotlu ve 7447 ortak anotlu gösterge devresi

Devre şemasında yer alan mavi kutucuklar düşük gerilim düzeyi olan 0 volt değerini (devredeki en düşük gerilim değeri 0 volt olduğu için), kırmızı kutucuklar ilse yüksek gerilim düzeyi olan 6 volt değerini ifade eder (devredeki en yüksek gerilim değeri 6 volt olduğu için). Göstergeden sıfır sayısını okumak için hiçbir düğmeye basmamak yeterli olurken üç sayısını görebilmek için ise sağdaki iki düğmeye (LSB tarafında 2 ve 1 kısmına denk gelen düğmeler) birlikte basmak gerekmektedir. Benzer şekilde dokuz sayısını görebilmek için en soldaki ve en sağdaki iki düğmeye birlikte basmak gerekmektedir. (MSB'deki ilk ve LSB'deki ilk düğmeler)

Not: MSB açılımı "Most Significant Bit" olup en yüksek değerlikli bit sayısını ifade ederken LSB'nin açılımı ise "Least Significant Bit" olup en düşük değerlikli bit sayısını ifade etmektedir. 8-4-2-1 kodlamasında 8, MSB olurken benzer şekilde 1 sayısı LSB olarak ifadelenecektir.

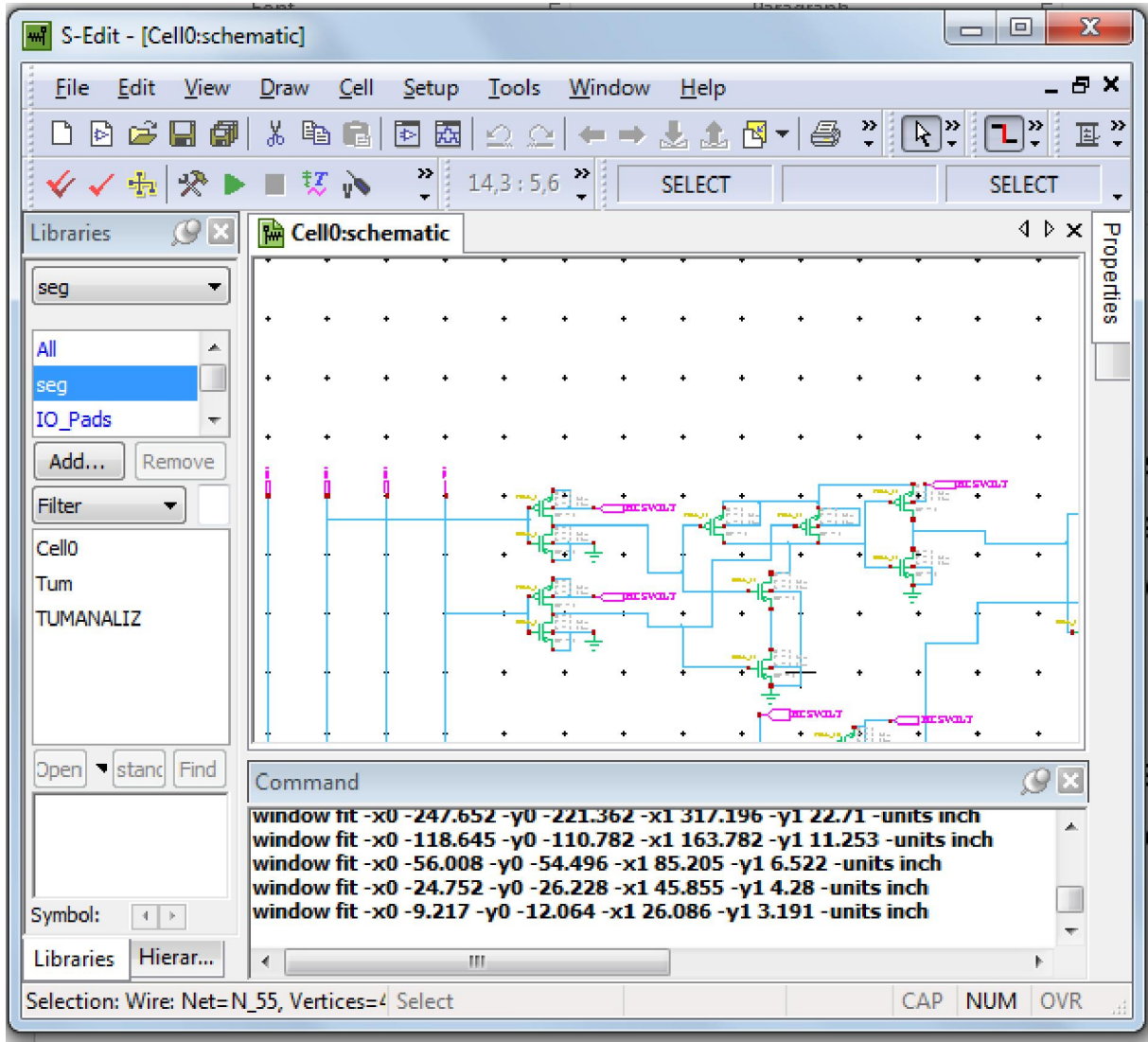
3.1. Ortak Katotlu Yedili Gösterge

Piyasada entegre üretimi için farklı bilgisayar programları vardır. Bunlardan en gelişmiş ve yaygın olarak kullanılanı Cadence firmasının Virtuoso programıdır. Bu programda tasarımı yapılmak istenen entegrenin üretilmesine dair birçok parametrenin hızlı biçimde düzenlenebildiği ve bilinen bazı yapıların hazır olarak çizim alanına eklendiği yapılar bulunmaktadır. Şekil 11’de Cadence Virtuoso programının çalışma alanının bir ekran görüntüsü bulunmaktadır.



Şekil 11: Cadence Virtuoso

Cadence Virtuoso haricinde yer alan bir diğer program olan Tanner Tools programını kullanılmaktadır. Şekil 12’de görüldüğü gibi bu program Cadence Virtuoso programına göre nispeten daha kolay bir arayüze sahip olması ve entegre tasarımına yeni başlamış insanlar için tüm yapıları hazır olarak değil kendisinin çizmesini hedefleyen içeriklere sahiptir. Örneğin çizim yapılırken minimum kuralları ifade eden çizim destekli renklendirmeler yer almaktadır ve kullanıcıların



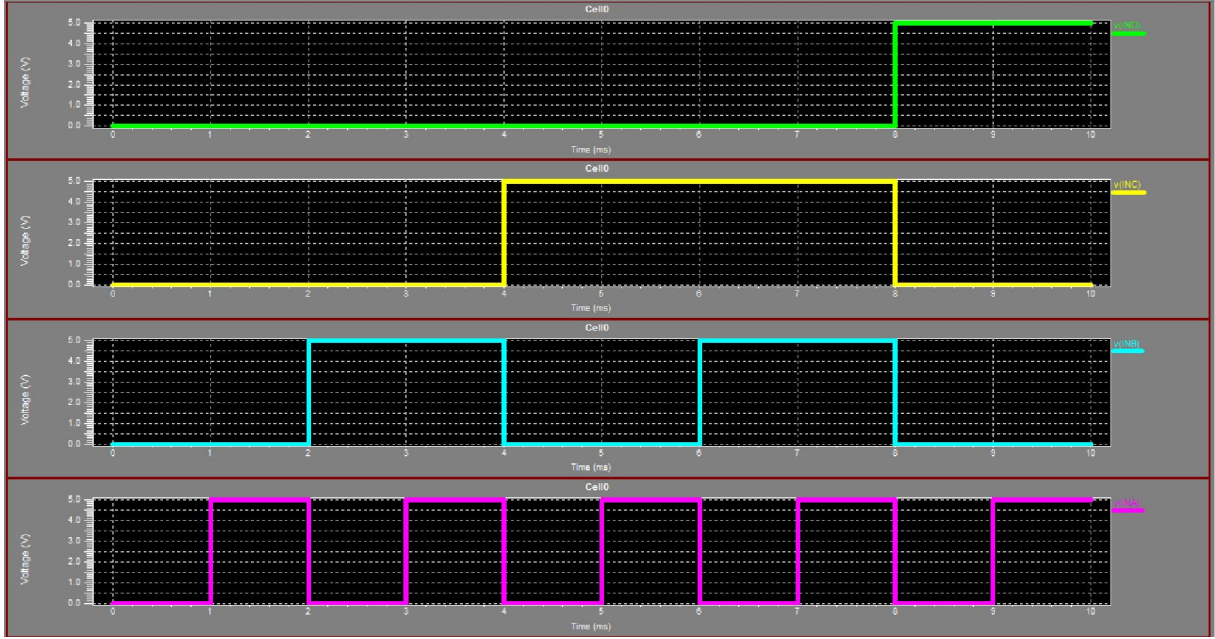
Şekil 12’de Tanner Tools programının S-Edit kısmı görülmektedir.

hata yapmasının önlenmesi sağlanmaktadır. Başlangıç düzeyinde bulunan insanlar için basit arayüzün bulunması ve yaygın kullanımı sayesinde tercih ettiğimiz bu programı şematik devre çizimi için ve layout devre çizimi için kullanmakta ve spice analizlerimizi gerçekleştirebilmek için kullanıyoruz. Yedili gösterge yapısının çalışıp çalışmadığını anlayabilmemiz için sürücü bir entegrenin datasheet’ine bakıp iç yapısını çizmemiz ve analiz etmemiz gerekmektedir.

3.2. Şematik Çizim ve Analiz

Şekil 10’da görülen devre tasarımını gerçekleştirdiğimizde devrenin çalışıp çalışmadığını inceleyip giriş değerlerine göre göstergede oluşan anlamlı değerleri alabilmek için giriş değerlerinin

nasıl bir düzeyde olduğunu anlayabilmemiz için gerilim sinyalleri bakımında şekil 13'ü inceleyelim.



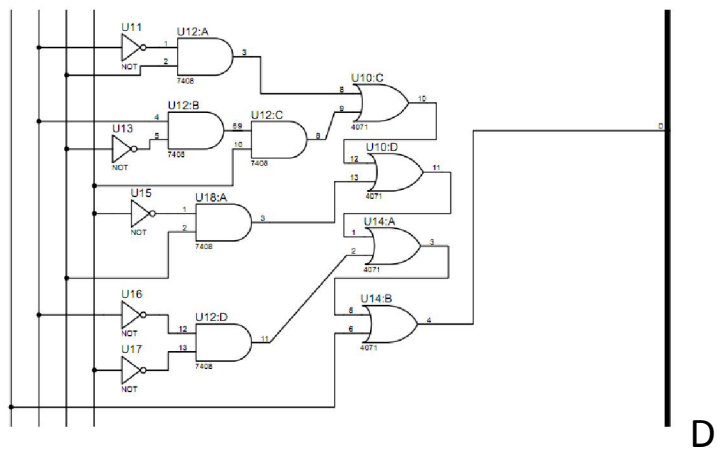
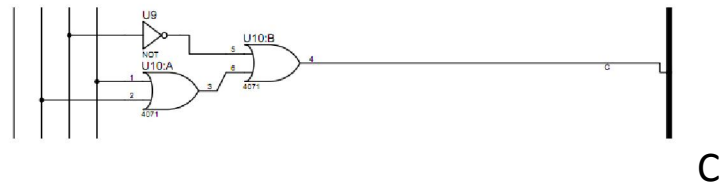
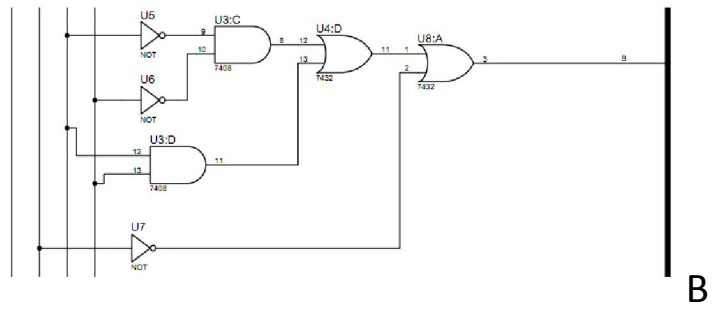
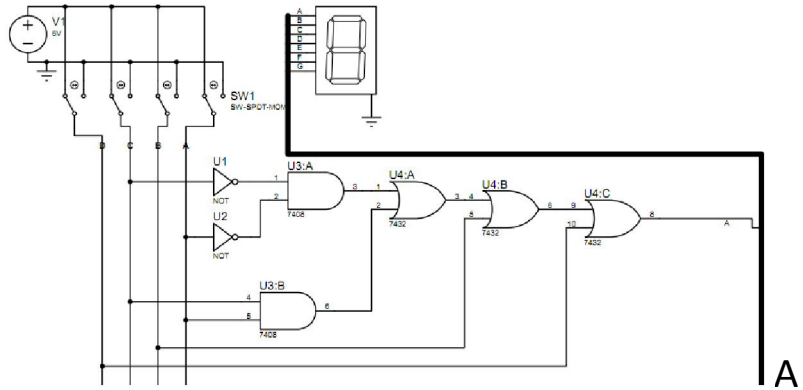
Şekil 13: Giriş gerilim dalga şekilleri

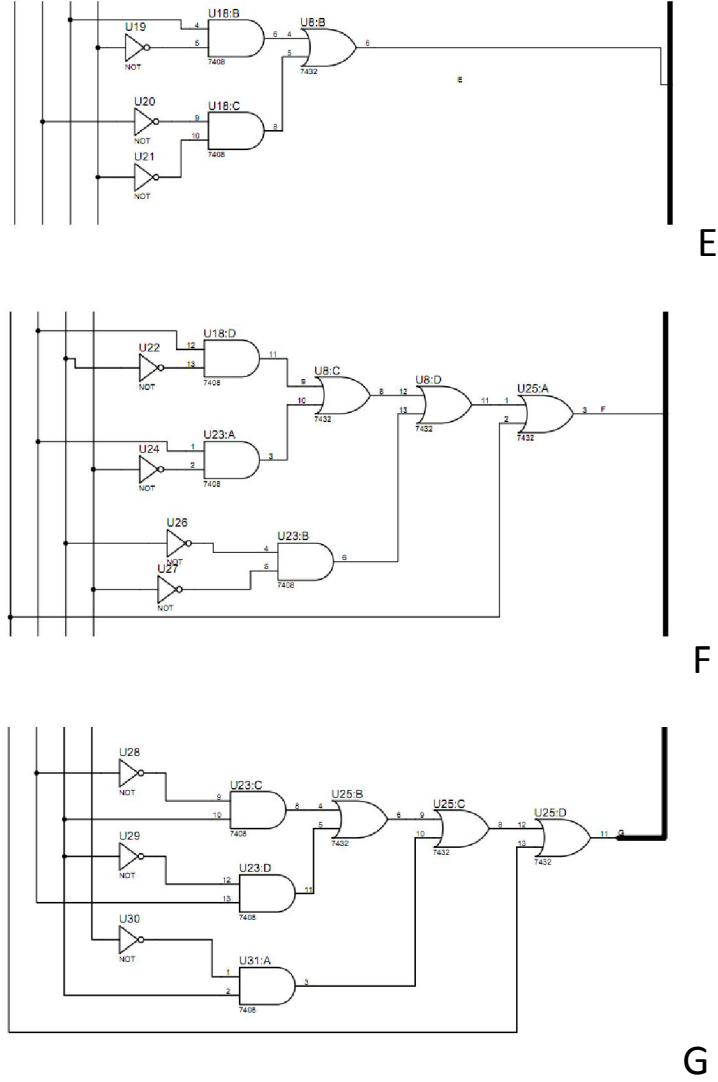
Şekil 13'te yer alan giriş dalga şekilleri 8-4-2-1 olarak adlandırdığımız düğmelerin bilgisayar analizinde giriş olarak anlamlandırılmıştır. Yeşil renkli grafik 8'e denk gelen MSB tarafı olurken, mor renkli grafik 1'e denk gelen LSB tarafı olmaktadır. 0 ile 9 arasındaki sayıları göstergeden okumak istediğimizde bu dört giriş işareti ilgili periyot ve darbe sürelerince giriş olarak uygulanmalıdır. Yapı, bu giriş darbe süresine ve periyoda göre sırasıyla 0, 1, 2 ve en son 9 sayısını oluşturacak giriş sinyalleri üreterek entegrenin giriş uçlarını tetikleyecektir. Şekil 14'te bu giriş sinyallerinin periyodu ve darbe süresi milisaniye cinsinde verilmiştir. İstenilirse saniye cinsinde de ayarlanabilir.

| Giriş Sinyali | Darbe Süresi | İşaretin Periyodu |
|---------------|--------------|-------------------|
| A | 1ms | 2ms |
| B | 2ms | 4ms |
| C | 4ms | 8ms |
| D | 8ms | 10ms |

Şekil 14: Giriş sinyallerinin darbe ve periyot süreleri

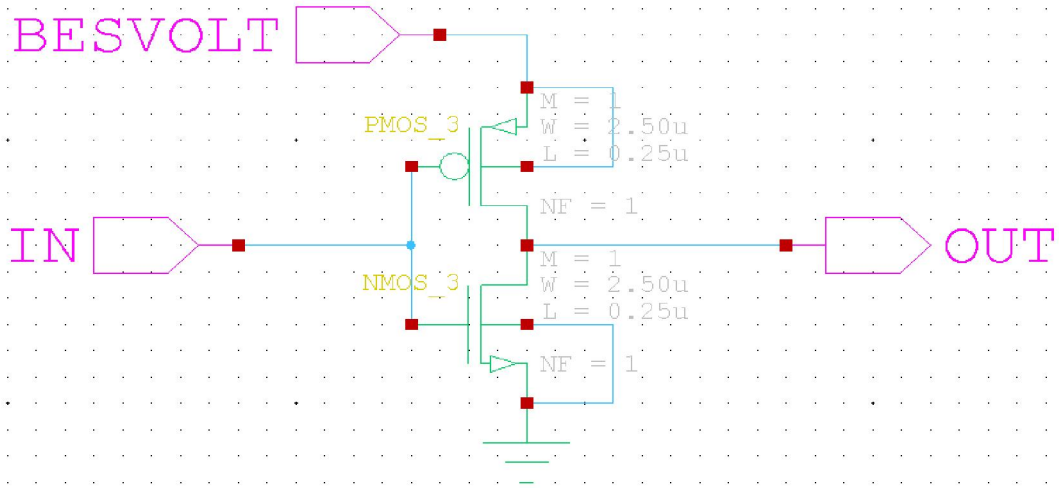
Bu giriş sinyallerini uygulayacağımız devre şemasının yedi çıkışının tümünü tek tek lojik kapılar cinsinden şekil 15'teki gibi inceleyelim.



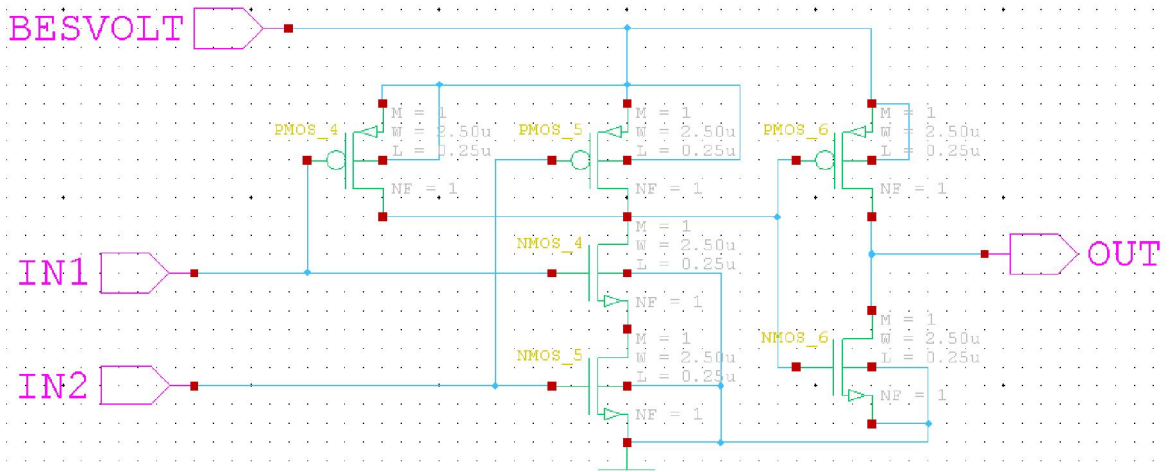


Şekil 15: Lojik kapılarla devre eşdeğeri

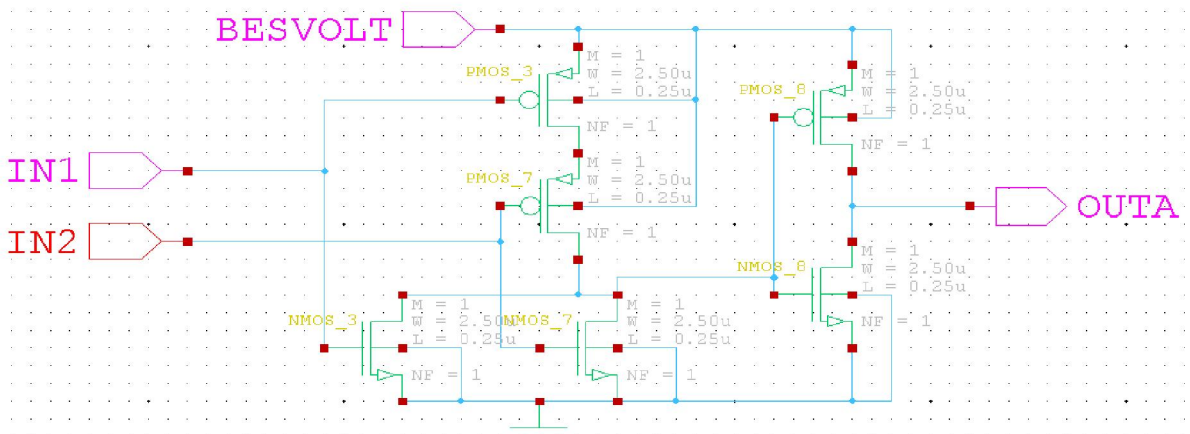
Ortak katotlu yedili göstergenin sürücü devre eşdeğeri lojik kapılar ile ifadelendiriliği şekil 15'teki A, B, C, D, E, F ve G çıkışlarının bus terminali ile yedili göstergenin girişine bağlanıp devrenin çalışması sağlanmıştır. Yedili göstergenin sürülmesini sağlayan lojik kapıların statik CMOS tekniğine göre not kapısının eşdeğer gösterimi şekil 16'da, and kapısının eşdeğer gösterimi şekil 17'de ve or kapısının eşdeğer gösterimi şekil 18'de gösterilmiştir.



Şekil 16: Not (değil) lojik kapısının CMOS eşdeğer çizimi

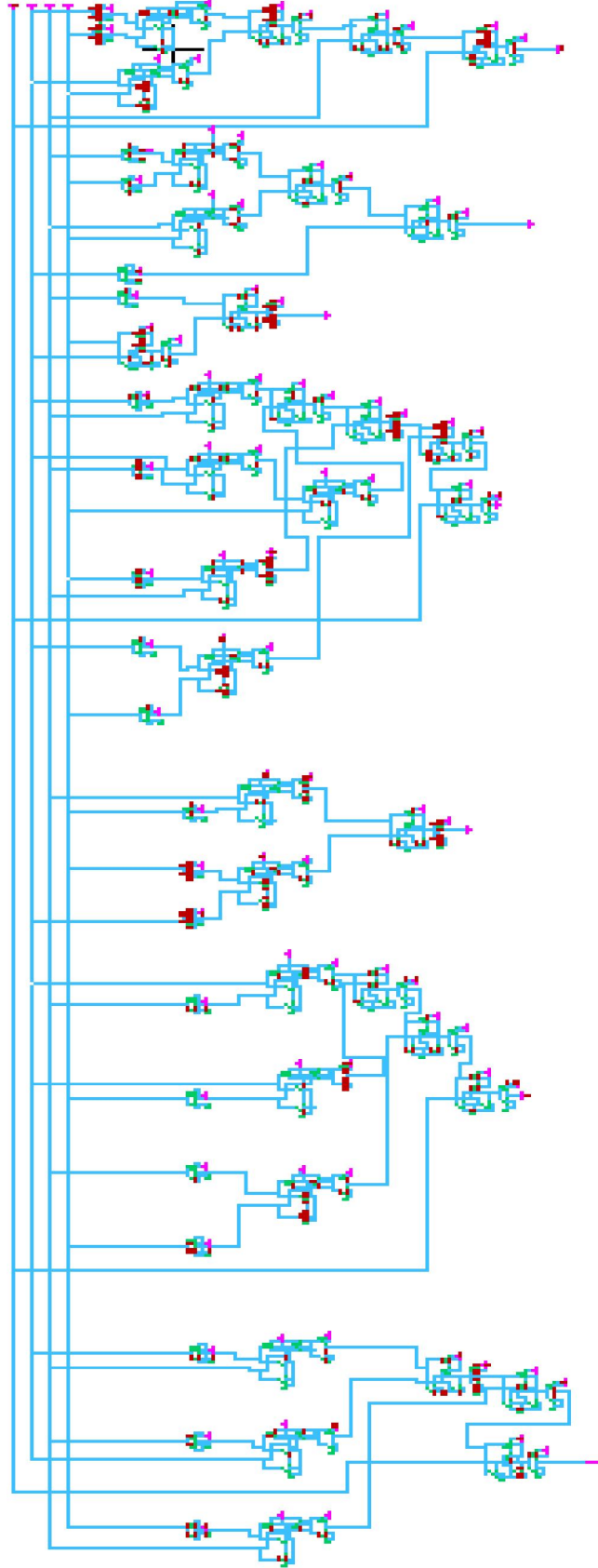


Şekil 17: And (ve) lojik kapısının CMOS eşdeğer çizimi



Şekil 18: Or (veya) lojik kapısının CMOS eşdeğer çizimi

Şekil 15'te yer alan devre tasarımlarına göre denk gelen şematik çizimleri gerçekleştirirken kullanılan CMOS üretim tekniği Statik CMOS'tur. CMOS kısaltması "Complementary MOS" olarak açıldığında eşlenik mosfet anlamına gelir. Buradaki eşlenik tabiri, bu yapının içerisinde hem P kanal mosfetin hem de N kanal mosfetin eşit sayıda bulunduğunu ifade etmektedir. Bir not kapısı tasarımını yaparken bir adet N-Mos ve 1 adet P-Mos bulunması gerekir. Statik CMOS'a göre bir and kapısı tasarlayabilmek için önce nand kapısı tasarlanır sonra çıkış ucuna bir not kapısı ekleyip and kapısı elde edilir. Bu yapıda üçer adet N-Mos ve P-Mos yer almaktadır. Benzer şekilde or kapısı için de üçer adet N-Mos ve P-Mos yer almaktadır. Bu tasarımların çalıştırıldığı gerilim seviyesi bu çalışma için 5 volt olarak seçilmiş olsa da 3.3 volt gibi daha düşük gerilim seviyelerinde de çalıştırabilirdik. Ancak yedili göstergeden değerlerin daha parlak olarak okunabilmesi için 5 volt seçilmiştir. Tanner Tools programında S-Edit ortamında tasarımı yapılan devrenin statik CMOS tekniği ile çizilmiş şekli ve yapılmış bağlantıları şekil 19'da gösterildiği gibidir. Giriş işaretleri devre tasarımının sol kısmından çıkış işaretleri ise devre tasarımının sağ tarafında olması sağlanmıştır. Bu şematik çizimde giriş işaretleri şekil 13'teki gibi uygulandığında çıkış işaretini elde edebilmek için Tanner Tools programının içerisinde bulunan T-Spice kısmı kullanılmalıdır. T-Spice kısmında analiz şekli ve giriş dalga şekilleri uygulanarak çıkış işaretlerinin alınması sağlanır.



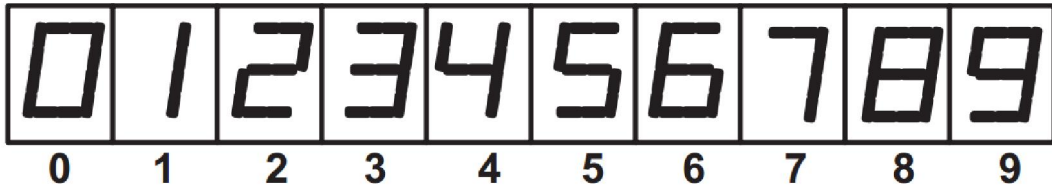
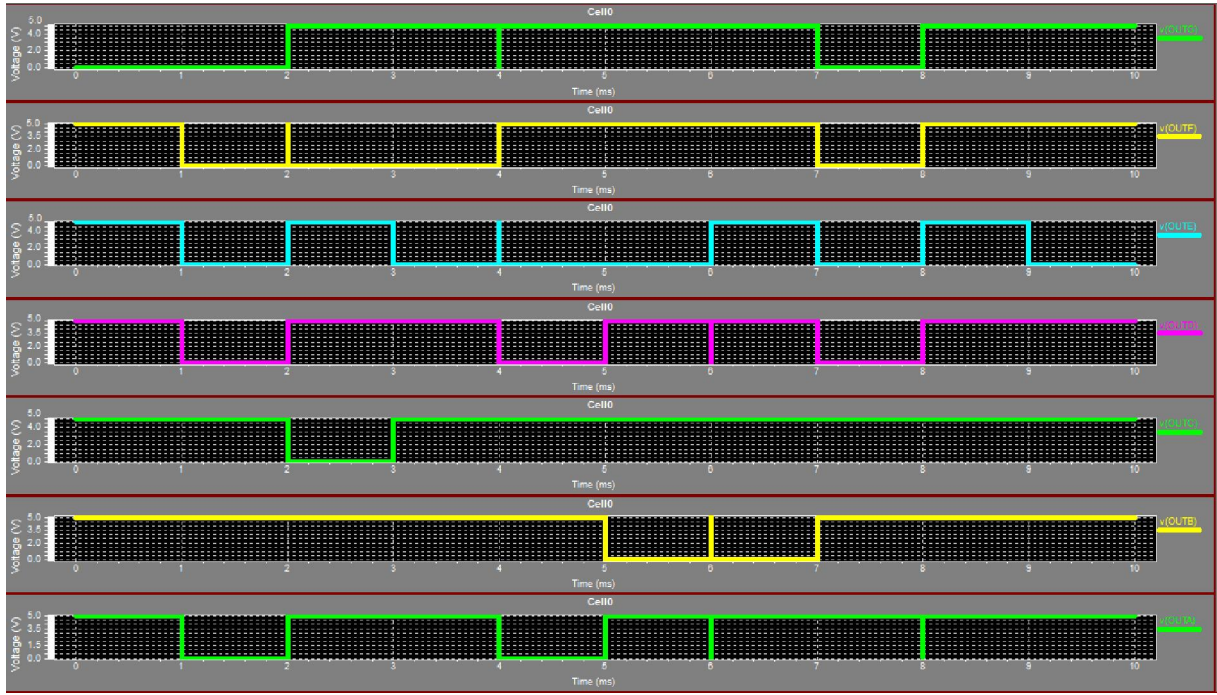
Şekil 19: S-Edit çizim ortamında şematik çizim

T-Spice ortamında spice analizinin gerçekleştirilmesi için gerekli olan kodlamalar “*----- Devices: SPICE.ORDER > 0 -----” başlığının altına şekil 20’deki gibi yazılmalıdır:

| | |
|-----------------------------------------------------------------------------------|-------------------------------|
| .include "C:\Users\OB\Desktop\tanneregerek\mosfetdegerleri.txt" *Mosfet değerleri | |
| VBESVOLT BESVOLT GND 5 | *BESVOLT DC kaynak tanımlanır |
| VINA INA GND PULSE (5 0 0 1n 1n 1m 2m) | *A giriş sinyali tanımlanır |
| VINB INB GND PULSE (5 0 0 1n 1n 2m 4m) | *B giriş sinyali tanımlanır |
| VINC INC GND PULSE (5 0 0 1n 1n 4m 8m) | *C giriş sinyali tanımlanır |
| VIND IND GND PULSE (5 0 0 1n 1n 8m 10m) | *D giriş sinyali tanımlanır |
| .tran 10u 10m start=1u | *Transient analizi tanımlanır |
| .print tran v(INA) | *A girişi gözlemlenir |
| .print tran v(INB) | *B girişi gözlemlenir |
| .print tran v(INC) | *C girişi gözlemlenir |
| .print tran v(IND) | *D girişi gözlemlenir |
| .print tran v(OUTA) | *A çıkışı gözlemlenir |
| .print tran v(OUTB) | *B çıkışı gözlemlenir |
| .print tran v(OUTC) | *C çıkışı gözlemlenir |
| .print tran v(OUTD) | *D çıkışı gözlemlenir |
| .print tran v(OUTE) | *E çıkışı gözlemlenir |
| .print tran v(OUTF) | *F çıkışı gözlemlenir |
| .print tran v(OUTG) | *G çıkışı gözlemlenir |

Şekil 20: Şematik analiz için T-Spice kodları

Şekil 20’de yer alan kodları T-Spice programına ekleyip analizi gerçekleştirdiğimizde Tanner Tools programının W-Edit bileşeni çalışarak grafiklerimizi giriş grafiği olarak şekil 13’teki gibi ve çıkış grafiği olarak şekil 21’deki gibi elde etmiş oluruz. Buna göre lojik 1 ve lojik 0 olarak 5 volt ve 0 volta işaret ederken grafik sonuçlarımızda da bunu gerilim seviyesi olarak ifade etmiş oluyoruz. Bu grafik sonuçları çıkış sinyali olarak ortak katotlu yedili göstergeye ulaştığında her 1 milisaniye aralıklarda 5 volta ulaşabilen grafik göstergede bir şeriti aktifleştirecektir. Örneğin 0. ila 1. milisaniye aralıklarda yedili göstergedeki yedi şeritten altısı yanarak 0 sayısını oluşturacak ve benzer şekilde 5. ila 6. milisaniyeler arasında beş adet şerit yanarak 5 sayısını oluşturacaktır. (Bakınız: Şekil 8)



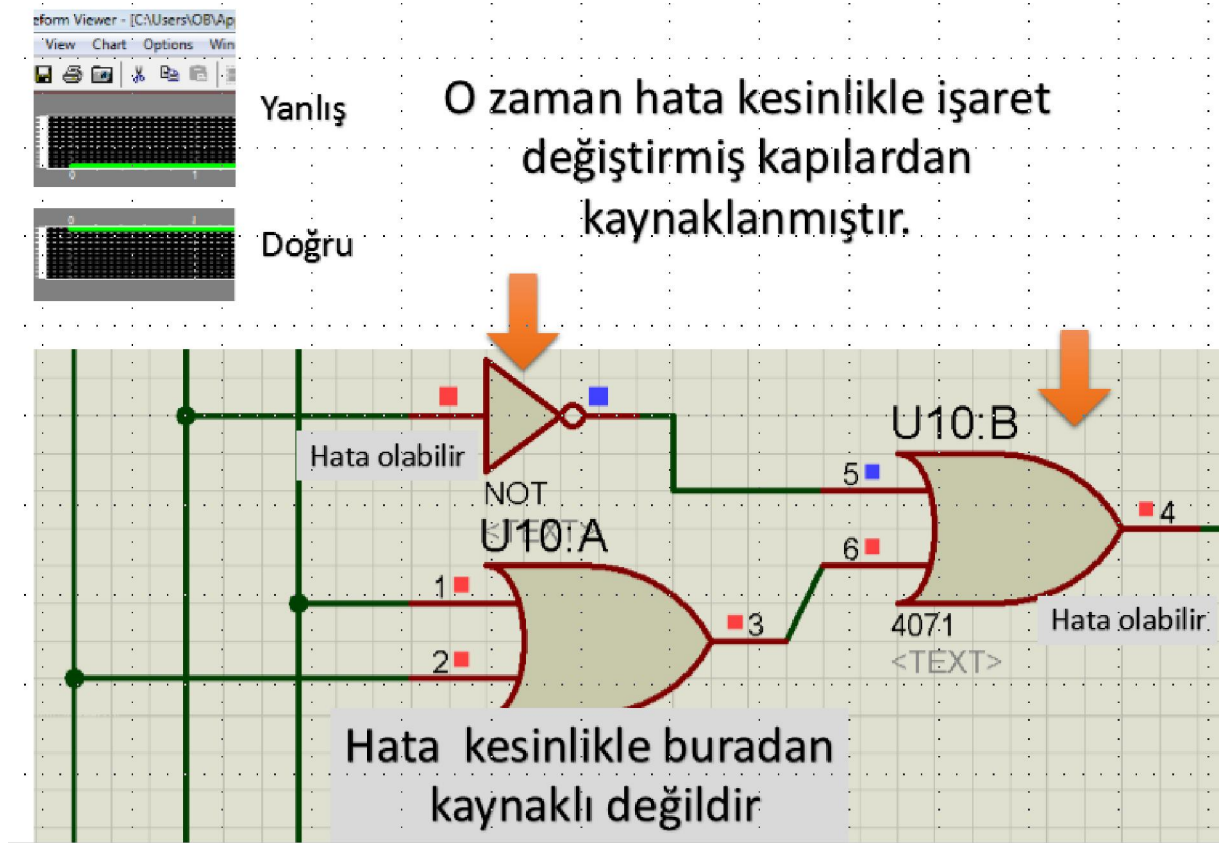
Şekil 21: Çıkış sinyallerinin grafikleri ve denk geldiği hizalı sayılar

3.3. Karşılaşılan Sorunların Çözülmesi

Giriş sinyallerini elde ederken milisaniye olarak zaman aralıklarını ayarladık ancak milisaniyeler gözle görülüp algılanırken çok hızlı olarak geçeceği için bu süre saniye olarak ayarlanabilir. Simülasyon yapılırken Tanner Tools programı saniye biriminde analizi yapmaya çalışırken oldukça fazla sayıda örnekleme yapmak zorunda kaldığı için sistem ağır çalışmakta ve zaman kaybı yaşanmaktaydı. Bu kayıplar şematik devre çiziminin yine de çalışıp çalışmadığını gösterirken esnek olmadığından saniye yerine milisaniye birimi kullanılmıştır. Bu şekilde analiz hızlandırılmıştır.

S-Edit ortamından T-Spice analiz ortamına geçildiğinde kodların yazıldıktan sonra W-Edit ortamında çıkan grafik sonuçlarına baktığımızda S-Edit şematik çiziminin yanlış olup olmadığını anlayabiliyoruz. İlk denememizde doğru sonuçlar elde edemedik. Bu

yanlış sonuçları düzeltebilmemiz için Proteus programında simülasyonu gerçekleştirip lojik seviyelerin değiştiği alanlarda hata meydana gelebileceğini ve bu hata gerçekten ilgili yerde mi meydana gelmiştir diye S-Edit çiziminde ilgili noktalara odaklanılmıştır. Şekil 22’de bu hatanın giderilmesinde kullanılan mantığın bir önizlemesi mevcuttur.

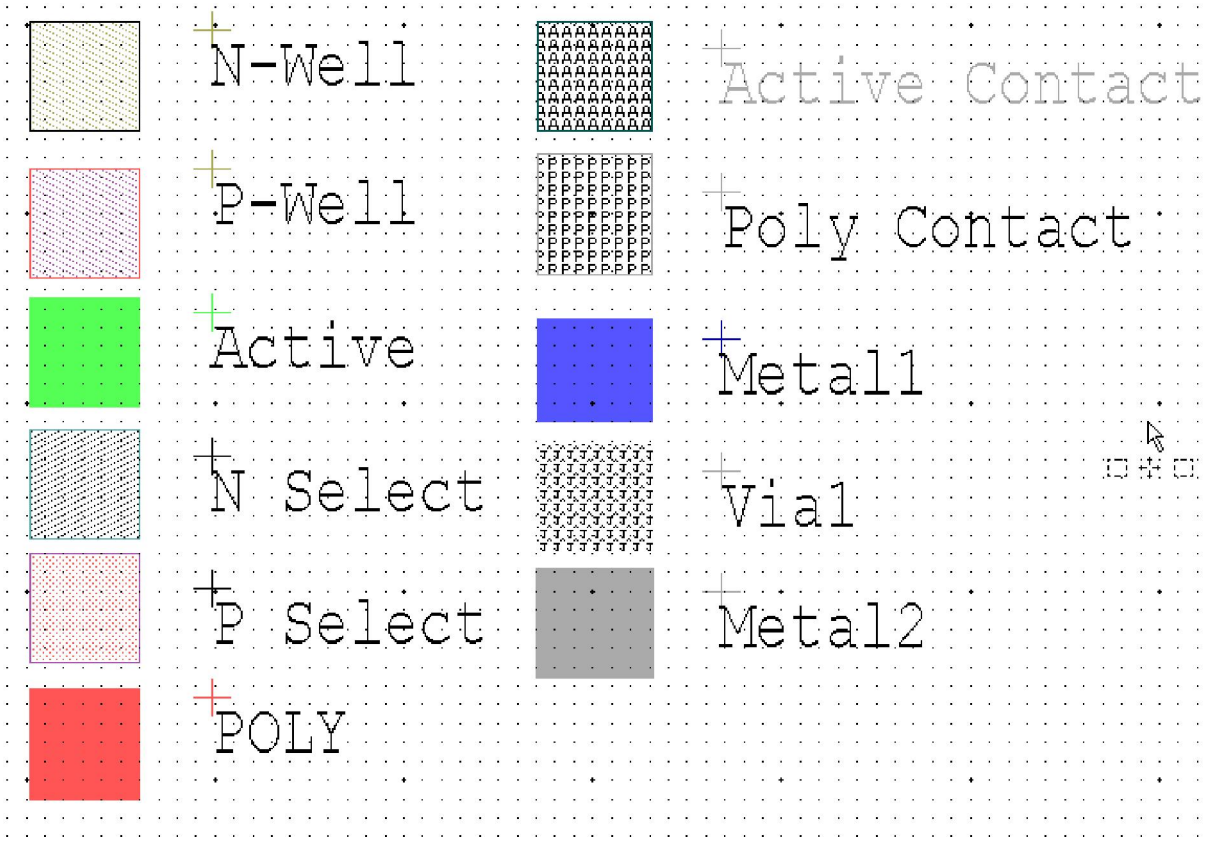


Şekil 22: Hataların giderilmeye çalışılmasında kullanılan teknik

4. Layout Çizimi ve Analiz

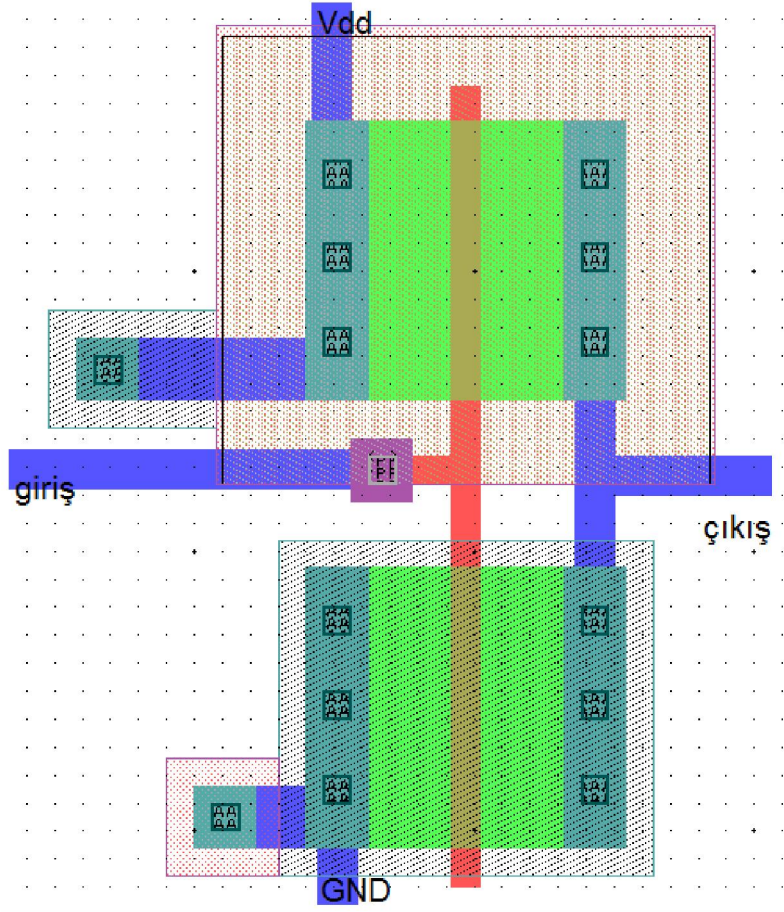
Şimdiye kadar gerçekleştirdiğimiz şematik düzeydeki çizimler bir entegrenin iç yapısını oluşturacak sayısal elektronik yapılarıydı. Layout çizimleri ile bu sayısal devre çizimlerini kimyasal olarak üretmeye çalışmaktayız. Bir mosfeti mosfet yapan birimler mosfetin N kanal veya P kanala sahip olması ve ayrıca drain, source, gate ve bulk uçlarına sahip olmasıdır. Özellikle bulk yapısı mosfetin eşik gerilimini doğrudan değiştirebildiği için özel bir yapıdır. N kanal mosfet ve p kanal mosfetin birbirinden kimyasal olarak ayrıldığı n kuyu ve p kuyu

yapıları vardır. Bu kuyu açma işlemleri ve üretim teknikleri genel olarak litografi diye anılır. Bu baskılama, kuyu açma, bombardıman yapmak gibi teknikler en nihayetinde bize mosfet üretirken kullanılan işlem basamaklarıdır ve özel temiz oda statüsüne sahip merkezlerde üretilirler. Bu üretim teknikleri temelde teknoloji denilen birim ile doğrudan ilişkilidir. Biz bu çalışmamızda 0.25 mikrometre ölçülerinde tasarım yaptık. Bu teknoloji bizim üretimimizin 0.20 veya 0.18 olamayacağını ama 0.30, 0.45, 0.5 mikrometre değerlerinde üretim yapabileceğimizi ifade etmekte ve buna göre Tanner Tools programında bazı sınırlamalar oluşturmaktadır. Mosfetlerde gate oluşumunu sağlayan poly isimli maddenin çizilirken minimum kanal genişliği ve kanal boyunun 0.25 mikrometre ölçülerinde minimum olabileceğini belirtir. Entegre üretim süreçlerinde layout çizimleri gerçekleştirilirken olabildiğinde dar alanda çok yüksek verim alınması istenmektedir. Eğer geniş geniş çizilecek olsaydı devrenin kararsız çalışması söz konusu olup kapasitif, rezistif ve endüktif değerlerde düzensizliklerin yolu açılacaktı ve devre kararsız çalışmaya başlayacaktı. Tüm bu istenmeyen şeyler minimum alanda çizim yapılarak giderilir ve şık bir yapı elde edilmesi sağlanır. Layout çizimini yapmak için Tanner Tools programında L-Edit bileşenini kullanmaktayız. Devremizi üretirken kullandığımız maddelerin listesi şekil 23'te gösterilmiştir.

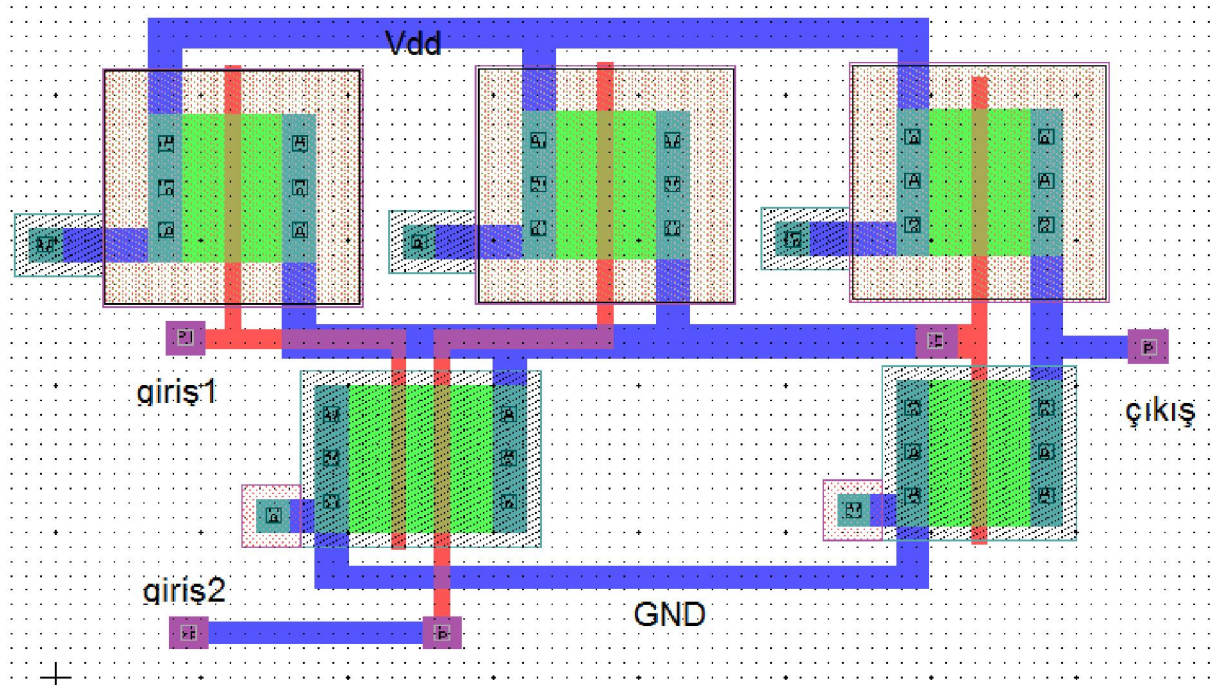


Şekil 23: Layout çizimde kullanılan tüm malzemeler

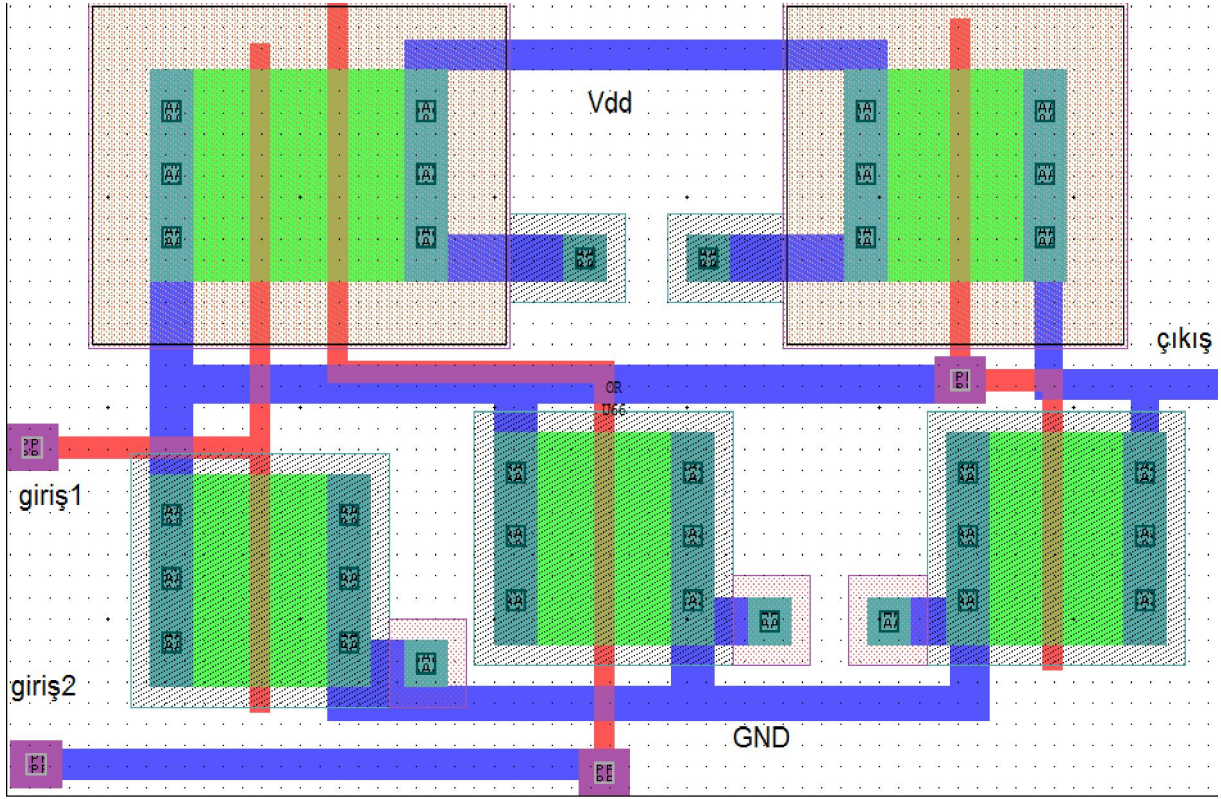
Şekil 23'teki malzemeleri kullanılarak çok çeşitli yapılar elde edilebilir. Bir direnç çizimi, bir kondansatör veya bir bobin üretimi gerçekleştirebiliriz. Biz bu çalışmamızda en temelde yer alan N kanal mosfet ve P kanal mosfet üretimine odaklanacağız. Bu ürünleri kullanarak statik CMOS üretim tekniğine göre not (şekil 24), and (şekil 25) ve or (şekil 26) kapıları çizimini 0.25 mikrometre teknolojisi kurallarına dayanarak gerçekleştireceğiz. 0.25 teknolojisine göre mosfetler $W=2.5\mu\text{m}$ ve $L=0.25\mu\text{m}$ ölçülerinde çizilmiştir.



Şekil 24: Not kapısının Layout çizimi

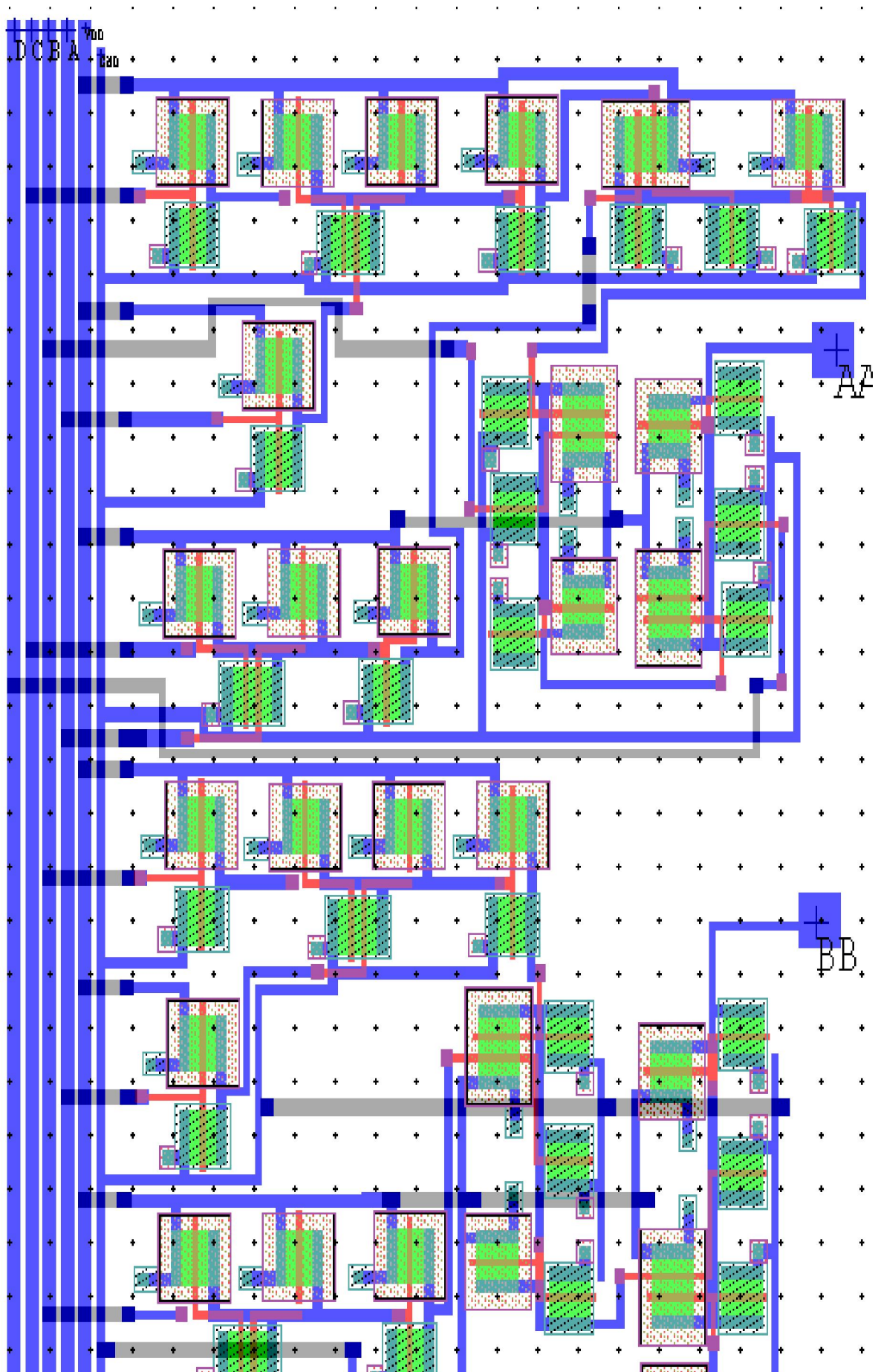


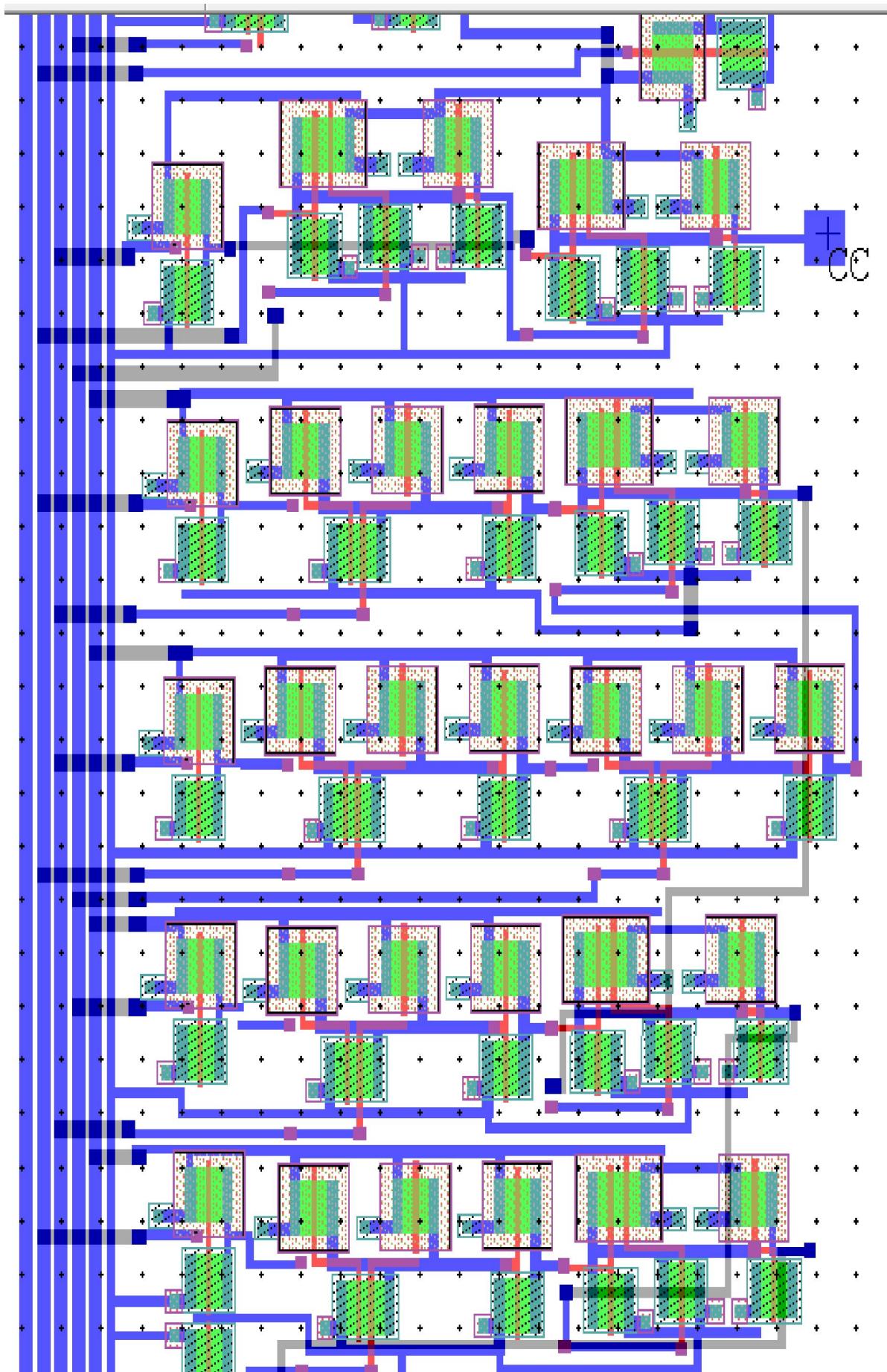
Şekil 25: And kapısının Layout çizimi

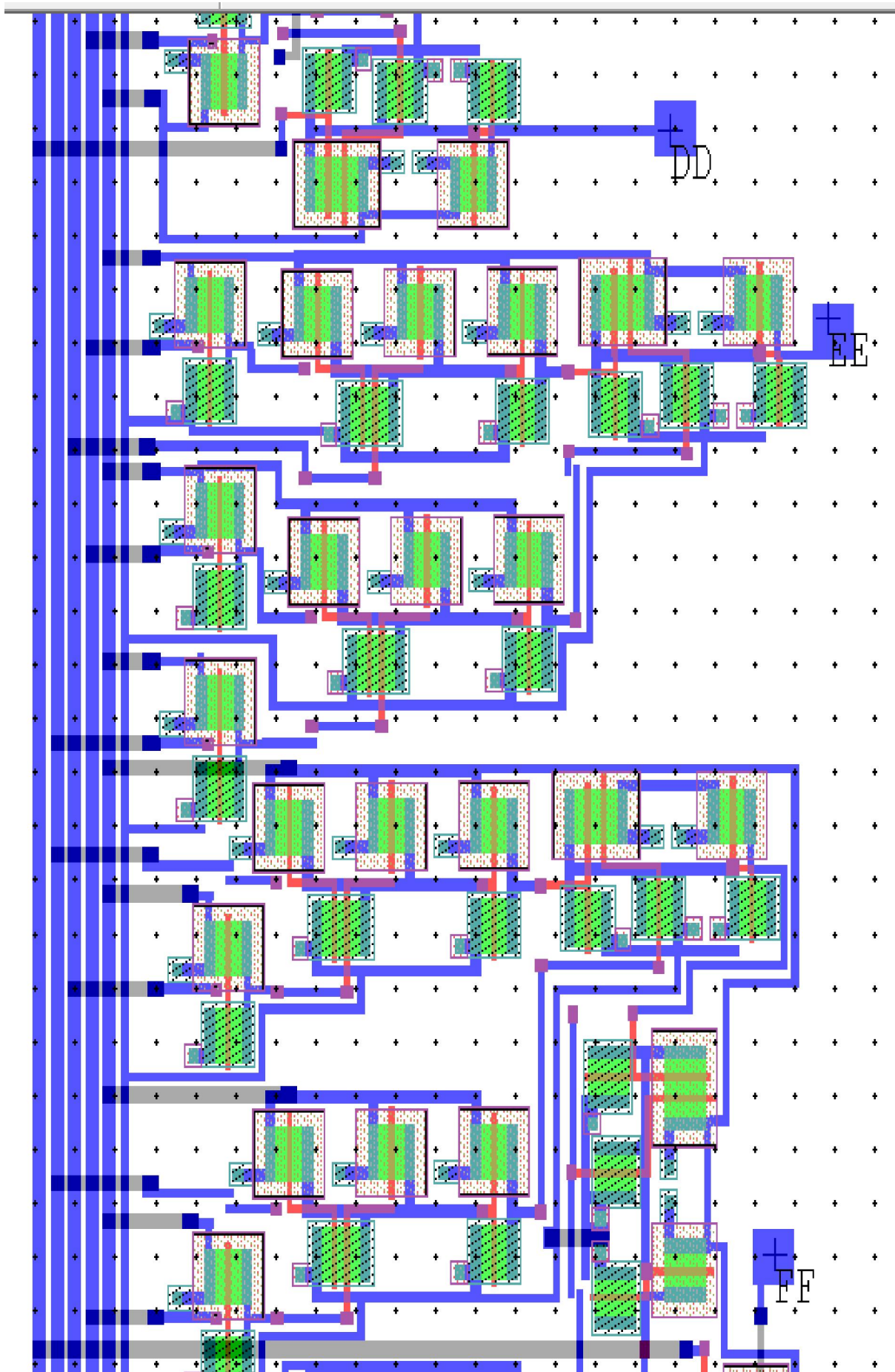


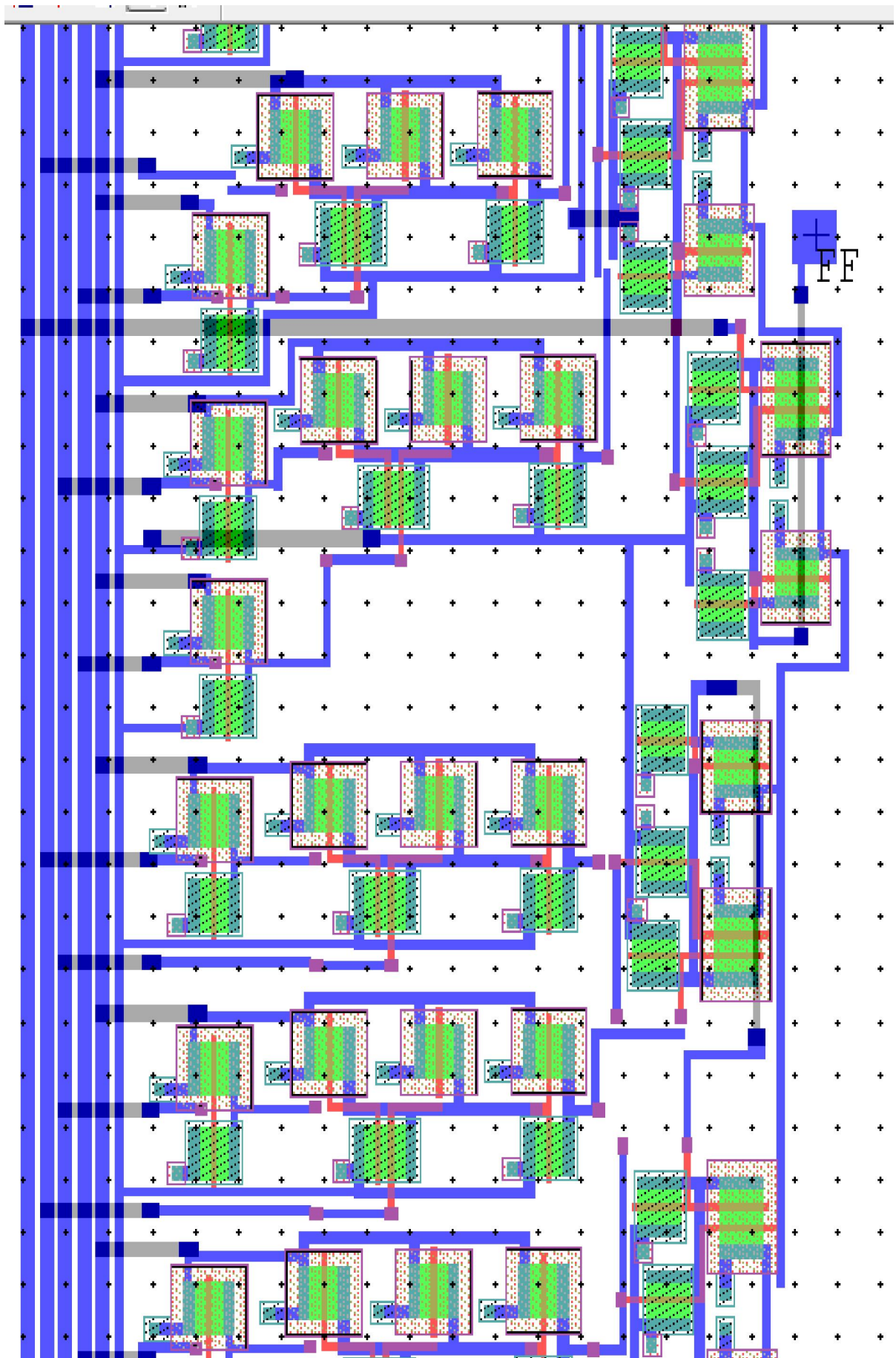
Şekil 26: Or kapısının Layout çizimi

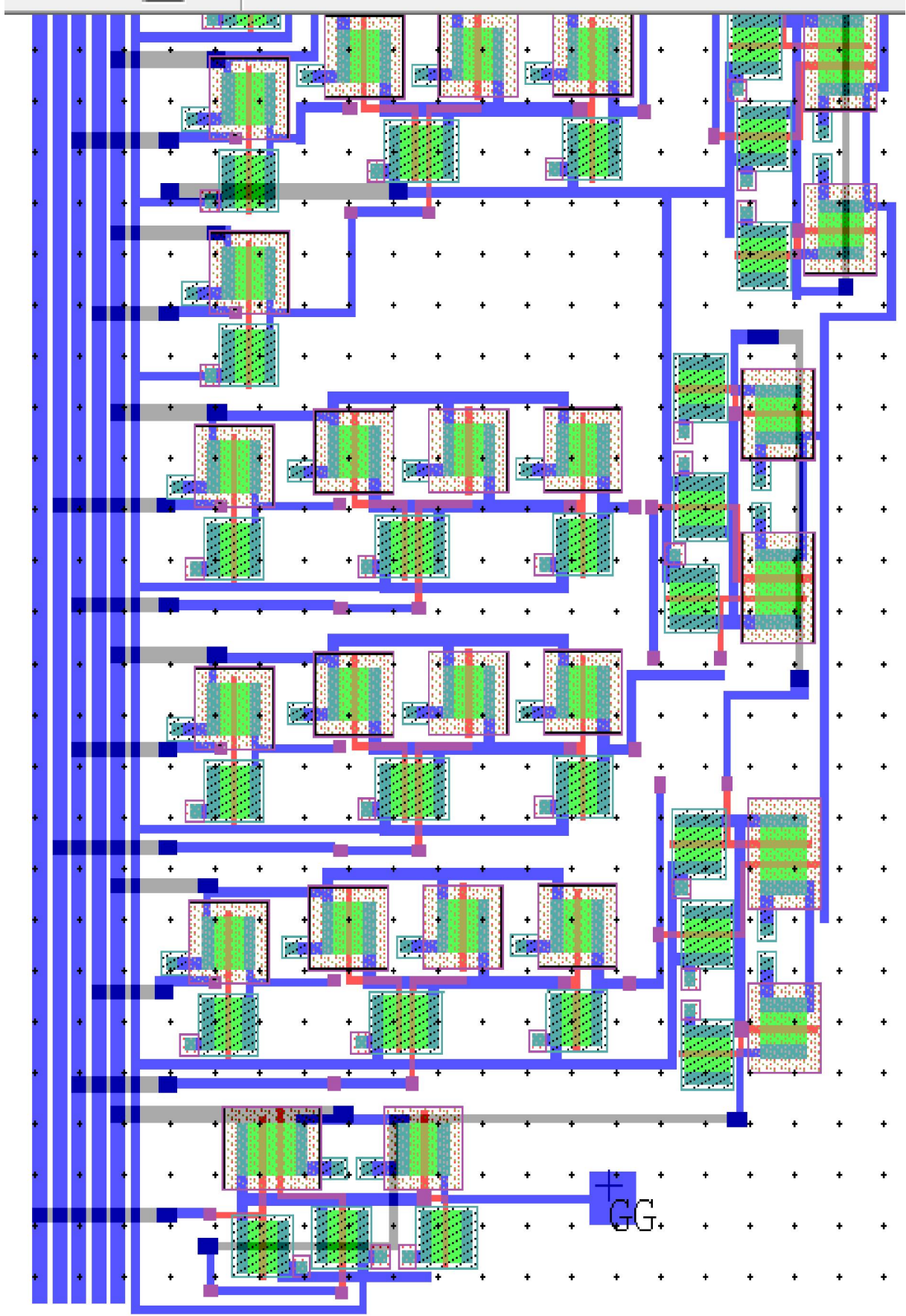
Bu teknolojilerde geliştirilmiş bazı özel teknikler vardır. Bu teknikler Layout çiziminde yerden tasarruf edilmesini sağlamaktadır. Örneğin şekil 26'da yer alan yapının sol üst köşesinde çift gate eklemeli bir yapı görülmektedir. Aslında burada drainleri, bulk uçları ve source'ları birbirine bağlanmış iki adet P kanal mosfet yer almaktadır. Aynı ayrı çizim gerçekleştirildiğinde kapladığı alan çok büyük olmasın diye özel bir üretim tekniği kullanılmıştır. Bu teknikler sayesinde layout çizimi daha az yer kaplayacak ve kararlılık artacaktır. Şekil 19'da yer alan şematik çizim S-Edit'te yapılmıştı. Burada yer alan her bir mosfetin layout çizimi gerçekleştirildiğinde elde edilen Layout çizimleri şekil 27'deki gibi olmaktadır.





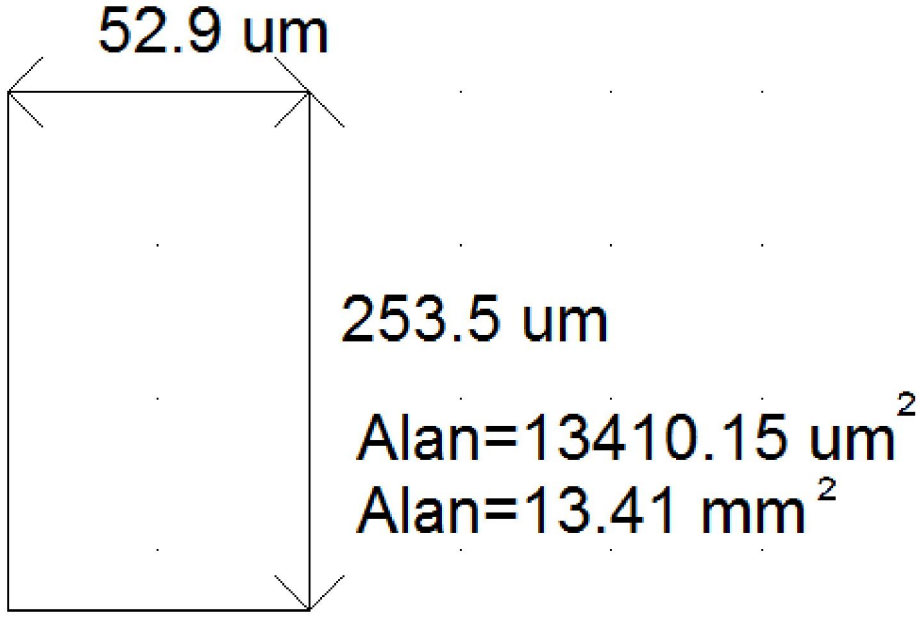






Şekil 27: Devre şemasının Layout çizimi

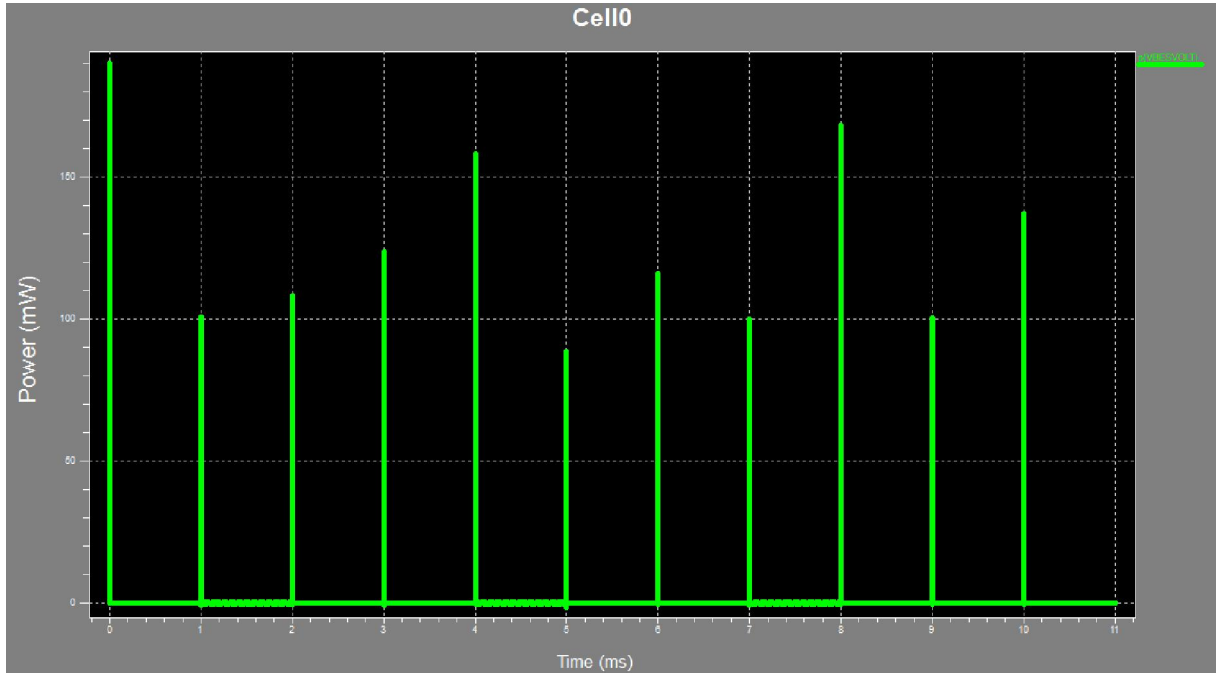
Layout çizimlerini şekil 27'deki gibi gerçekleştirdikten sonra gerçek dünyada tuttuğu alanı şekil 28'de irdeleyelim.



Şekil 28: Layout çiziminin kapladığı toplam alanın hesaplanması

Layout'un ilk çizimi gerçekleştirilirken devrenin toplam kapladığı alan 60 milimetre kare düzeylerindeyken kullandığımız üretim teknikleri sayesinde devre Layout'unun kapladığı alan 4'te 1'ine inerek tam ölçülerinde 13.41 milimetre kareye inmiştir.

Gelişen teknolojilerle birlikte meydana gelen küçülmeler sayesinde hem maliyetler azalmakta hem de devrenin harcadığı toplam güç seviyelerinde azalmalar sağlanmaktadır. Mosfetlerde gate uçlarından akım akmayacak kadar düşük olması sebebiyle devrelerde harcanan toplam güç sıfıra çok yakın olurken mosfetlerin anahtarlama anlarında güç harcamaları artarak en yüksek seviyelerine çıkmaktadır. Bu durum mosfetlerin güç harcamalarını ayrık zamanlarda işlenmesine toplam güç harcamasında bir azalışın sağlanmasını sağlamıştır. Şekil 29'da yapmış olduğumuz Layouta göre devrenin harcadığı toplam gücün grafiğine yer verilmiştir.



Şekil 29: Devrede harcanan güç grafiği

Şekil 29'daki grafiğe göre harcanan güç değerleri ölçüldüğünde şekil 30'daki değerler elde edilmiştir.

| Zaman (ms) | Harcanan Güç (mW) |
|---------------|-------------------|
| 0 | 191 |
| 1 | 101 |
| 2 | 108.5 |
| 3 | 124 |
| 4 | 158.5 |
| 5 | 89 |
| 6 | 116 |
| 7 | 101 |
| 8 | 168.5 |
| 9 | 101 |
| 10 | 137.5 |
| TOPLAM | 1396.0 |

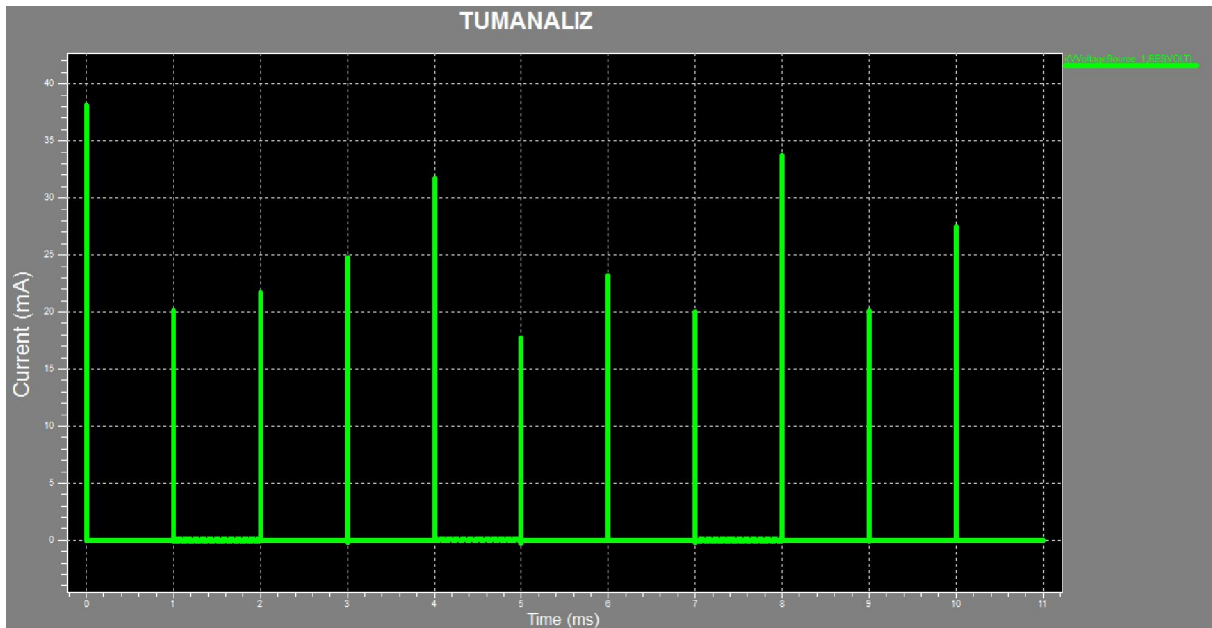
Şekil 30: Devrenin 10ms boyunca harcadığı toplam güç

Devrenin çektiği toplam güç 10ms boyunca ölçülmüştür. En yüksek güç harcamaları anahtarlama anlarında olmuştur. Devrenin tükettiği toplam enerji seviyeleri ise şekil 31'de belirtilmiştir.

| Devre Parametresi | Devre Değerleri |
|--------------------------------------------------|---------------------------|
| Gerilim | 5.0000 Volt |
| Akım | 0.2792 Amper |
| Güç | 1.3960 Watt |
| Direnç | 17.9083 Ohm |
| Mosfetlerin Anahtarlama Başladığı Gerilim Değeri | 2.0000 Volt |
| Entegrenin Çalışma Gerilim Aralığı | 2.0000 Volt – 9.0000 Volt |

Şekil 31: Devrenin çalıştığı parametre değerleri

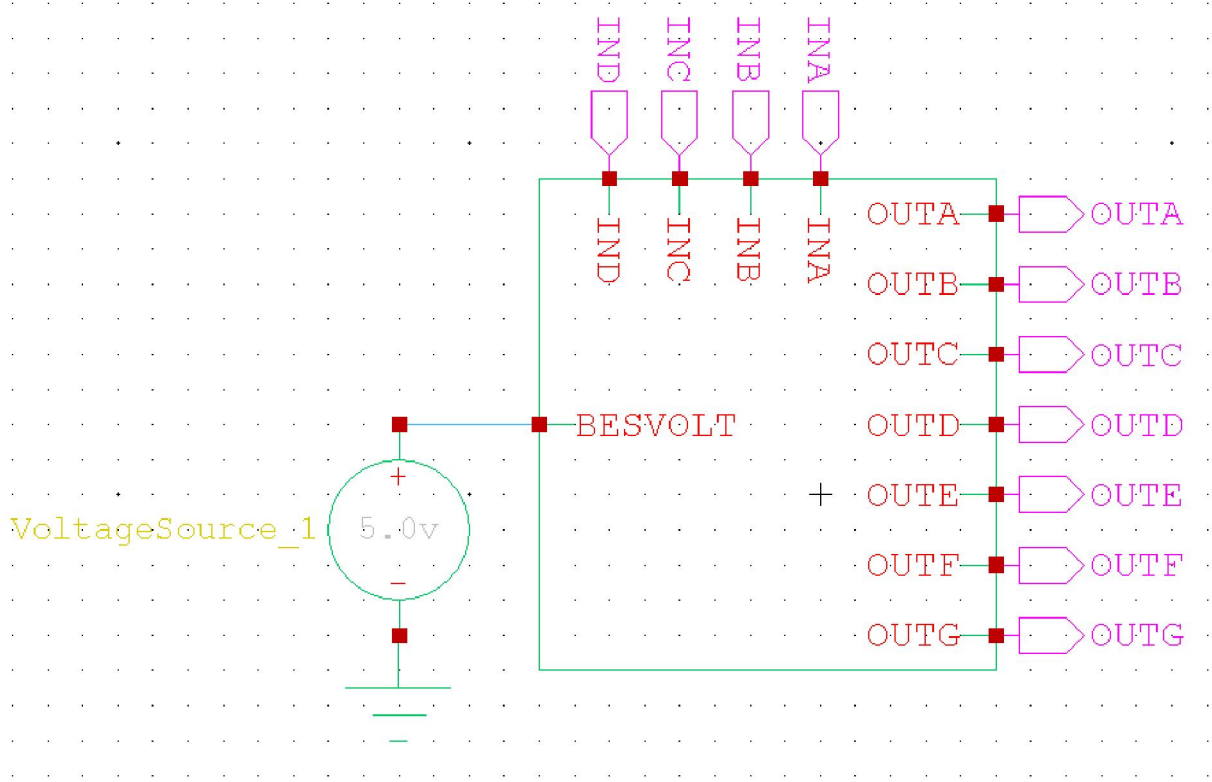
Devrenin çalışması esnasında elde edilen gerilim dalga şekilleri giriş gerilimleri için şekil 13'te, çıkış gerilimleri için şekil 21'de verilmiştir. Devrenin çalışması esnasında elde edilen akım dalga şekli ise şekil 32'de verilmiştir.



Şekil 32: Layoutun akım dalga grafiği analiz sonucu

Burada dikkat edilmesi gereken şey akım, gerilim ve güç grafiklerinin dalga şekilleri birbirine benzer karakterde olmuş olup devrede ikinci dereceden bir elemanın etkisi yok denecek kadar az olmuştur. Bu demektir ki bizim tasarladığımız devrede kapasitif ve ekdüktif etki yoktur sadece rezistif yüklenmeler söz konusudur. Rezistif yüklenmelerde direnç değerleri akım düzeyini doğrudan etkileyerek akım dalga şeklini gerilimle aynı yönde ve doğrultuda

olacak şekilde (faz kayması olmadan) çıkış alınmıştır. Bu analizleri gerçekleştirdiğimiz şematik arayüzde devrenin sembolik biçimde modellenmiş hali şekil 33'te gösterilmiştir.



Şekil 33: Şematik devrenin sembolik gösterimi

5. Sonuç

Geniş ölçekli tümdevre tasarımı dersi kapsamında Tanner Tools programını kullanarak tasarladığımız tek hücreli ortak katotlu yedili göstergenin çalıştırılmasını, hem lojik kapılar düzeyinde hem statik CMOS tasarım şekline göre hem de Layout çizimine göre tasarlayıp analizleri gerçekleştirilmiştir. En sonunda tüm devre bloğunu tek bir sembol haline getirip tüm devrenin harcadığı gücü, çektiği akımı, uygulanan gerilim düzeyine göre analizler gerçekleştirilip sonuç grafikleri elde edilmiştir.

13.41 milimetre karelik bir alanda yedili göstergenin çalıştırılabilmesi için 5 voltluk bir gerilim düzeyi uygulandığında ve uygun giriş işaretleri sağlandığında çıkışta anlamlı rakamlar okunabilmekte ve toplam çekilen akım 10 milisaniye sonunda 0.2792

amper olup toplam çekilen güç ise 10 milisaniye sonucunda 1396.0 miliwatt düzeyinde ölçülmüştür.

Piyasada hazır olarak bulunabilen ve satışa sunulan entegrelerin artık yerli iş gücü sayesinde tasarlanabileceğine olan inanç gün geçtikçe artmaktadır. Yurtdışında yer alan çok uluslu firmaların çok fazla sayıda entegre üretebilmesinde en temel işlem olan Layout çizimi ve şematik çizimlere dayanan çok sayıda analizin yapılması önemli bir yer tutarken bilgisayar programları sayesinde bu işlemler oldukça kolaylaşmaktadır.

Üretilen entegrelerin harcadığı güç, çalışabileceği ortamın sıcaklık değerleri, çekebileceği akım ve çalışabileceği gerilim aralığına göre elde edilen veriler, ilgili entegrenin datasheet adı verilen ve tüm verileri tek bir dosyada tutabilen içeriklerde yer almaktadır. Biz kullanıcılar bu bilgileri okuyarak ilgili entegrenin nasıl bir yapıya sahip olduğunu ve nasıl çalışabileceğine dair bilgi ve fikir elde ederek gelecekte yapılacak araştırma ve geliştirme çalışmalarında tüm bu bilgileri kullanarak hem maliyetleri düşürecek hem de işlemlerimizi kolaylaştırarak zamandan ve alandan tasarruf edilmesini sağlayacağız.

6. TEŞEKKÜR

Yapmış olduğum bu çalışmaya en baştan en sona kadar bilgisiyle ışık tutan, bazı eksiklerimin ve hatalarıma en etkili biçimde düzeltilmesi açısından gereğini layıkıyla ifade eden ve her zaman öğrencisinin yanında olup motive edip destekleyen sayın hocam Yrd. Doç. Dr. Oktay AYTAR'a teşekkür ederim.